

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
6 mai 2004 (06.05.2004)

PCT

(10) Numéro de publication internationale
WO 2004/038909 A2

(51) Classification internationale des brevets⁷ : **H03B 1/04**

Peter [GB/FR]; 55, avenue Doyen Louis Weil, F-38000
Grenoble (FR).

(21) Numéro de la demande internationale :

PCT/FR2003/003020

(74) Mandataire : **MARCHAND, André**; Omnipat, 24, place
des Martyrs de la Résistance, F-13100 Aix en Provence
(FR).

(22) Date de dépôt international :

14 octobre 2003 (14.10.2003)

(81) États désignés (*national*) : CN, JP, KR, US.

(25) Langue de dépôt : français

(84) États désignés (*régional*) : brevet européen (AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,
IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

(26) Langue de publication : français

(30) Données relatives à la priorité :

02/12959 18 octobre 2002 (18.10.2002) FR

Publiée :

— sans rapport de recherche internationale, sera republiée
dès réception de ce rapport

(71) Déposant (*pour tous les États désignés sauf US*) :
STMICROELECTRONICS SA [I/R/I/R]; 29, boulevard
Romain Rolland, F-92120 Montrouge (I/R).

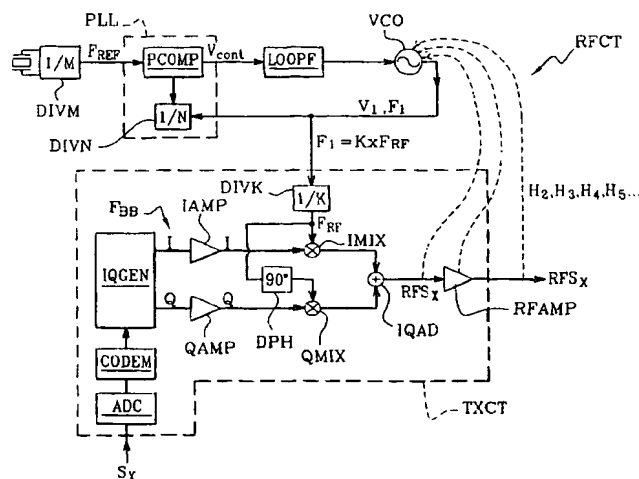
En ce qui concerne les codes à deux lettres et autres abrégia-
tions, se référer aux "Notes explicatives relatives aux codes et
abréviations" figurant au début de chaque numéro ordinaire de
la Gazette du PCT.

(72) Inventeur; et

(75) Inventeur/Déposant (*pour US seulement*) : **NAYLER,**

(54) Title: **VOLTAGE-CONTROLLED OSCILLATOR COMPRISING A CIRCUIT FOR COMPENSATING FREQUENCY
PULLING**

(54) Titre : **OSCILLATEUR CONTROLÉ EN TENSION COMPRENANT UN CIRCUIT DE COMPENSATION DE L'EFFET
D'ENTRAÎNEMENT EN FREQUENCE**



(57) Abstract: The invention concerns a method for stabilizing the operation of a voltage-controlled oscillator (VCO) monitored by a phase locked loop (PLL), the voltage-controlled oscillator delivering a RF¹ signal and receiving via at least one disturbance path a frequency harmonics component equal or close to that of the RF¹ signal, capable of disturbing its operation by injection pulling effect. The invention is characterized in that the method comprises a step which consists in injecting into the voltage-controlled oscillator a signal for compensating the injection pulling effect, whereof the phase and amplitude are adjusted to as to neutralize the effects of the disturbance harmonics component. The invention is applicable in particular to IQ phase modulation in radiotelephony.

[Suite sur la page suivante]

WO 2004/038909 A2

BEST AVAILABLE COPY



(57) Abrégé : L'invention concerne un procédé pour stabiliser le fonctionnement d'un oscillateur contrôlé en tension (VCO) piloté par une boucle à verrouillage de phase (PLL), l'oscillateur contrôlé en tension délivrant un signal RF et recevant par l'intermédiaire d'au moins un chemin parasite une composante harmonique de fréquence égale ou proche de celle du signal RF, susceptible de perturber son fonctionnement par effet d'accrochage en fréquence. Selon l'invention, le procédé comprend une étape d'injection dans l'oscillateur contrôlé en tension d'un signal de compensation de l'effet d'accrochage en fréquence, dont la phase et l'amplitude sont ajustées de manière à neutraliser les effets de la composante harmonique parasite. Application notamment aux circuits de modulation de phase IQ en radiotéléphonie.

OSCILLATEUR CONTROLE EN TENSION COMPRENANT UN CIRCUIT DE
COMPENSATION DE L'EFFET D'ENTRAINEMENT EN FREQUENCE

La présente invention concerne les oscillateurs contrôlés en tension ou VCO ("Voltage Controlled Oscillator").

La présente invention concerne plus particulièrement un circuit RF comprenant un oscillateur contrôlé en tension délivrant un signal RF, une boucle à verrouillage de phase pour contrôler l'oscillateur contrôlé en tension, un circuit de modulation recevant le signal RF et délivrant un signal modulé comprenant au moins une composante harmonique RF susceptible de perturber l'oscillateur contrôlé en tension par effet d'accrochage en fréquence.

Dans les circuits radiofréquence utilisant des VCO, des phénomènes de fuite de signaux harmoniques dégradent les performances des VCO, en raison d'un effet d'accrochage en fréquence généralement appelé "injection pulling" ou "injection locking".

La présente invention vise la suppression, à tout le moins la diminution, de l'effet d'accrochage en fréquence dans les VCO.

Pour fixer les idées, la figure 1 illustre une application classique d'un VCO dans le domaine de la radiotéléphonie. On distingue sur cette figure un circuit RFCT comprenant un VCO, un circuit formant une boucle à verrouillage de phase ou circuit PLL ("Phase Locked Loop") et un circuit de modulation TXCT.

Le VCO délivre au circuit de modulation TXCT une tension V_1 dont la fréquence F_1 est contrôlée par le circuit PLL. Le circuit PLL comprend à cet effet un diviseur de fréquence par N DIVN qui reçoit en entrée la tension V_1 et qui délivre un signal de fréquence F_1/N sur une entrée d'un comparateur de phase PCOMP. Le comparateur de phase reçoit sur une autre entrée une fréquence de référence F_{REF} . Cette fréquence F_{REF} est par exemple délivrée par un diviseur par M DIVM dont l'entrée est reliée à un oscillateur à quartz. La sortie du comparateur délivre un signal de contrôle V_{cont} qui est appliqué sur une entrée de contrôle du VCO par

l'intermédiaire d'un filtre de boucle LOOPF ayant une bande passante déterminée. Le signal V1 est ainsi asservi en fréquence et en phase et sa fréquence F1 est égale à $N/M \cdot F_{RF}$.

Le circuit TXCT est ici un circuit de transmission de données par modulation de phase IQ (modulation PM en quadrature) prévu par exemple pour un téléphone mobile.

Le circuit TXCT reçoit en entrée un signal analogique Sx et le signal V1 du VCO, et délivre un signal RFSx destiné à être appliqué à une antenne RF, qui est modulé en phase au moyen de deux signaux I et Q en quadrature.

Le circuit TXCT comprend un diviseur par K DIVK dont l'entrée reçoit le signal V1 et dont la sortie délivre une porteuse F_{RF} de modulation PM, F_{RF} étant égale à $F1/K$, K étant généralement égal à 2 ou à 4. Le signal Sx est numérisé par un convertisseur ADC, puis est appliqué à un modem codeur CODEM puis est encore appliqué à un processeur IQGEN. Le processeur IQGEN délivre, dans une bande de base de fréquence F_{BB} , des signaux en phase I et en quadrature Q. Le signal I est appliqué sur une entrée d'un mélangeur IMIX par l'intermédiaire d'un amplificateur IAMP, et le signal Q appliqué sur une entrée d'un mélangeur QMIX par l'intermédiaire d'un amplificateur QAMP. Le mélangeur IMIX reçoit sur une autre entrée la porteuse F_{RF} et le mélangeur QMIX reçoit sur une autre entrée la porteuse F_{RF} déphasée de 90° , délivrée par un déphaseur DPH. Les sorties des mélangeurs IMIX, QMIX sont appliquées à un additionneur IQAD qui délivre le signal modulé RFSx. Le signal RFSx est appliqué à un amplificateur de sortie RFAMP dont la sortie forme la sortie du circuit de transmission TXCT.

Le signal Sx contient généralement des données à transmettre, par exemple une voix codée, et présente un spectre de fréquences représentatif du schéma de modulation prévu par la norme mise en oeuvre (par exemple GMSK en GSM). En considérant à titre d'exemple que le signal Sx est une tonalité unique ("single tone"), le circuit IQGEN délivre alors deux sinusoides pures en quadrature $I = \cos(F_{BB})$ et $Q = \sin(F_{BB})$. Le résultat de la modulation de phase IQ est dans ce cas une tonalité unique de fréquence $F_{RF} + F_{BB}$ dont la composante image $F_{RF} - F_{BB}$ est supprimée par la

modulation en quadrature, et dont la porteuse F_{RF} est également supprimée.

En raison d'imperfections dans le circuit de modulation, ou "non-linéarités", le signal de sortie comprend en plus de la
5 composante utile H1 de fréquence $F_{RF}+F_{BB}$, des harmoniques H2, H3, H4,.... Parmi ces composantes, l'une au moins est proche de la fréquence d'oscillation F1 du VCO. Il s'agit de la première harmonique H1 (composante utile) lorsque le diviseur DIVK n'existe pas ou présente une valeur de division égale à 1 ($K=1$), de la
10 deuxième harmonique H2 lorsque le diviseur DIVK est un diviseur par deux ($K=2$) ou de la quatrième harmonique H4 lorsque le diviseur DIVK est un diviseur par quatre ($K=4$). Quand $K=2$, la fréquence de la deuxième harmonique H2 est en effet égale à $2F_{RF}+2F_{BB}$ (soit $F1 + 2F_{BB}$) et est très proche de la fréquence
15 centrale F1 du VCO car la fréquence de la bande de base F_{BB} est faible devant la porteuse F_{RF} , généralement de l'ordre de quelques GigaHertz. De même, quand $K=4$, la quatrième harmonique H4 présente une fréquence de $4F_{RF}+4F_{BB}$ (soit $F1 + 4F_{BB}$) qui est proche de la fréquence centrale du VCO.

20 Il est connu que l'injection involontaire de cette composante harmonique dans le cœur du VCO, par divers chemins parasites, dégrade les performances du VCO.

Diverses méthodes sont connues pour pallier cet inconvénient.

25 Il est ainsi connu de réaliser le VCO sur un substrat distinct de celui portant le circuit TXCT de modulation de phase IQ. Ce substrat est agencé dans un coffret blindé et comporte des moyens de connexion au circuit TXCT qui sont équipés de barrières d'isolement empêchant les harmoniques parasites émises par le
30 circuit TXCT de "remonter" jusqu'au cœur du VCO. De telles barrières comprennent généralement des filtres, des connecteurs de type "balun", des isolateurs, des circuits tampons... et doivent être prévues dans tous les chemins de conduction reliant le VCO au circuit TXCT, y compris les chemins d'alimentation. Cette solution
35 est toutefois complexe à mettre en œuvre et grève le prix de revient des circuits RF, ce qui se répercute en bout de chaîne sur le prix de vente des téléphones mobiles.

D'autres méthodes reposent dans la prévision d'une architecture de circuit de modulation de phase IQ dans laquelle le VCO est peu sensible aux harmoniques parasites.

Ainsi, les systèmes hétérodynes utilisent plusieurs VCO et
5 plusieurs mélangeurs en cascade, et un étage de prémodulation utilisant une fréquence intermédiaire IF. Dans l'étage de sortie, la fréquence du signal modulé est nettement décalée relativement à la fréquence propre du VCO, et les harmoniques susceptibles d'interférer avec le VCO sont des harmoniques et/ou des produits
10 de mélange de haut rang qui sont fortement atténués.

Les systèmes hétérodynes présentent toutefois l'inconvénient de nécessiter l'emploi d'au moins deux VCO, ainsi que des mélangeurs et des filtres supplémentaires, et sont de ce fait eux-mêmes coûteux et encombrants.

15 Une autre solution pour contrer l'effet d'accrochage en fréquence consiste à prévoir une boucle de recopie dans les VCO. Une telle boucle de recopie permet d'obtenir des fréquences harmoniques décalées par rapport à la fréquence centrale du VCO, et se trouvant en dehors de sa bande passante (déterminée par le
20 filtre de boucle). Toutefois, cette solution nécessite également l'emploi de plusieurs VCO, généralement de trois VCO au moins.

Diverses architectures de circuits de modulation RF ou de VCO peu sensibles à l'effet d'accrochage en fréquence sont décrites notamment dans les brevets US 63211074, US 5144260, US
25 6281758.

La présente invention vise un procédé tout à fait différent pour supprimer sinon limiter l'effet d'accrochage en fréquence dans les VCO, qui soit simple et peu coûteux à mettre en œuvre, et qui puisse offrir de bons résultats dans un circuit de modulation
30 n'utilisant qu'un seul VCO, qu'il s'agisse d'un circuit de modulation de phase IQ ou d'un circuit de modulation d'amplitude ou encore d'un circuit de modulation de phase et d'amplitude.

Pour atteindre cet objectif, la présente invention repose sur une étude approfondie des mécanismes de perturbation
35 intervenant dans un VCO, qui sera décrite plus loin. Au terme de cette étude, et comme cela sera vu plus en détail par la suite, on a pu conclure que l'effet d'accrochage en fréquence est imputable

à l'injection dans le VCO d'une harmonique parasite qui traverse de multiples chemins parasites ayant chacun leur propre fonction de transfert, formant ainsi une pluralité de signaux parasites. Ces signaux parasites s'additionnent les uns aux autres et il
5 existe un signal parasite résultant unique qui est le résultat de la somme vectorielle des signaux parasites.

On a également pu conclure que le signal parasite résultant est la cause unique de toutes les formes de perturbations attribuables à l'effet d'accrochage en fréquence, et que sa
10 suppression, à tout le moins son atténuation dans les limites du possible, permet de supprimer l'effet d'accrochage en fréquence, à tout le moins de le diminuer d'une manière suffisante au regard des spécifications attendues d'un circuit de modulation RF.

Ainsi, l'idée de la présente invention est d'injecter
15 volontairement dans un VCO un signal parasite qui a la même amplitude que le signal parasite résultant injecté involontairement mais qui se trouve en opposition de phase avec celui-ci, de telle sorte que la somme vectorielle du signal parasite résultant injecté involontairement et du signal parasite
20 injecté volontairement est égale à 0. Un tel signal parasite injecté volontairement forme un signal de compensation selon l'invention qui neutralise l'effet d'accrochage en fréquence dans un VCO.

Une autre idée de la présente invention est de générer le
25 signal de compensation en prélevant l'harmonique perturbatrice dans le circuit de modulation lui-même, en un point riche en harmonique, puis en appliquant cette harmonique à un circuit de contrôle d'amplitude et de phase afin de délivrer le signal de compensation.

Plus particulièrement, la présente invention concerne un
30 procédé pour stabiliser le fonctionnement d'un oscillateur contrôlé en tension piloté par une boucle à verrouillage de phase, l'oscillateur contrôlé en tension délivrant un signal RF et recevant par l'intermédiaire d'au moins un chemin parasite une
35 composante harmonique de fréquence égale ou proche de celle du signal RF émis, susceptible de perturber le fonctionnement de l'oscillateur contrôlé en tension par effet d'accrochage en

fréquence, comprenant l'injection, dans l'oscillateur contrôlé en tension, d'un signal de compensation de l'effet d'accrochage en fréquence, dont la phase et l'amplitude sont ajustées de manière à neutraliser les effets perturbateurs de la composante harmonique.

5 Selon un mode de réalisation, le signal de compensation est ajusté en amplitude et en phase de manière à présenter une amplitude sensiblement égale à l'amplitude d'un signal parasite résultant de l'injection involontaire dans l'oscillateur contrôlé en tension, par au moins un chemin parasite, de la composante
10 harmonique perturbatrice, et une phase opposée à celle du signal parasite.

 Selon un mode de réalisation, le procédé comprend l'injection non symétrique, en un point de l'oscillateur contrôlé en tension, d'un signal de compensation ayant une composante
15 unique.

 Selon un mode de réalisation, le procédé comprend l'injection d'un signal de compensation ayant deux composantes, et l'injection non symétrique de ces composantes en deux points différents de l'oscillateur contrôlé en tension.

20 Selon un mode de réalisation, le procédé comprend l'injection d'un signal de compensation ayant deux composantes en opposition de phase, et l'injection de ces deux composantes en deux points différents de l'oscillateur contrôlé en tension.

 Selon un mode de réalisation, le signal de compensation est
25 généré à partir d'au moins une composante harmonique prélevée dans le circuit de modulation.

 Selon un mode de réalisation, le signal de compensation est généré à partir d'au moins une composante harmonique prélevée dans un amplificateur d'un circuit de modulation d'où est émise la
30 composante harmonique perturbatrice.

 Selon un mode de réalisation, le signal de compensation est généré à partir d'une composante harmonique produite par un circuit de génération d'harmonique.

 Selon un mode de réalisation, la phase du signal de
35 compensation est ajustée au moyen d'un circuit déphaseur.

 Selon un mode de réalisation, l'amplitude du signal de compensation est ajustée au moyen d'un circuit atténuateur

comprenant des résistances ou des capacités ajustables ou une combinaison de ces éléments.

Selon un mode de réalisation, l'amplitude et la phase du signal de compensation sont ajustées au moyen d'un groupe d'au
5 moins deux circuits atténuateurs dont les sorties sont additionnées.

Selon un mode de réalisation, l'amplitude et la phase du signal de compensation sont ajustées au moyen d'un groupe de circuits atténuateurs ayant leurs sorties additionnées et recevant
10 en entrée des signaux en quadrature de phase issus de la composante harmonique perturbatrice.

Selon un mode de réalisation, l'amplitude et la phase du signal de compensation sont ajustées au moyen d'un groupe de circuits atténuateurs ayant leurs sorties additionnées et recevant
15 en entrée des signaux en quadrature de phase et des signaux en opposition de phase issus de la composante harmonique perturbatrice.

Selon un mode de réalisation, les signaux en quadrature de phase et en opposition de phase sont générés au moyen d'un circuit
20 déphaseur comprenant un pont équilibré de résistances et de capacités qui est peu sensible à la température.

Selon un mode de réalisation, un circuit atténuateur comprend des capacités ajustables électriquement ou des résistances ajustables électriquement qui sont ajustées par des
25 signaux analogiques issus de données numériques d'ajustage.

Selon un mode de réalisation, les données numériques d'ajustage sont stockées dans des cellules mémoire.

Selon un mode de réalisation, le signal de compensation est injecté sur une borne d'un composant actif de l'oscillateur
30 contrôlé en tension.

Selon un mode de réalisation, le signal de compensation est injecté sur une borne d'un composant passif de l'oscillateur contrôlé en tension.

Selon un mode de réalisation, le signal de compensation est
35 injecté par couplage inductif.

La présente invention concerne également un circuit RF comprenant un oscillateur contrôlé en tension délivrant un signal

RF, une boucle à verrouillage de phase pour contrôler l'oscillateur contrôlé en tension, un circuit de modulation recevant le signal RF et délivrant un signal modulé comprenant au moins une composante harmonique de fréquence égale ou proche de celle du signal RF délivré par l'oscillateur contrôlé en tension, la composante harmonique étant susceptible de perturber le fonctionnement de l'oscillateur contrôlé en tension par effet d'accrochage en fréquence, le circuit RF comprenant un circuit de compensation de l'effet d'accrochage en fréquence comprenant une entrée recevant au moins la composante harmonique perturbatrice et des moyens pour modifier la phase et l'amplitude de la composante harmonique afin de délivrer un signal de compensation de l'effet d'accrochage en fréquence, et des moyens d'injection du signal de compensation dans l'oscillateur contrôlé en tension.

Selon un mode de réalisation, le circuit de compensation est ajusté en amplitude et en phase de manière que le signal de compensation injecté dans l'oscillateur contrôlé en tension présente une amplitude sensiblement égale à l'amplitude d'un signal parasite résultant de l'injection involontaire dans l'oscillateur contrôlé en tension, par au moins un chemin parasite, de la composante harmonique perturbatrice, et une phase opposée à celle du signal parasite.

Selon un mode de réalisation, le circuit de compensation est un circuit non symétrique qui délivre un signal de compensation ayant une composante unique qui est injectée en un point de l'oscillateur contrôlé en tension.

Selon un mode de réalisation, le circuit de compensation est un circuit non symétrique qui délivre un signal de compensation ayant deux composantes qui sont injectées en deux points différents de l'oscillateur contrôlé en tension.

Selon un mode de réalisation, le circuit de compensation est un circuit symétrique qui délivre un signal de compensation ayant deux composantes en opposition de phase qui sont injectées en deux points différents de l'oscillateur contrôlé en tension.

Selon un mode de réalisation, le circuit de compensation reçoit en entrée une composante harmonique prélevée dans le circuit de modulation.

Selon un mode de réalisation, le circuit de compensation reçoit en entrée une composante harmonique prélevée dans un amplificateur de sortie du circuit de modulation.

5 Selon un mode de réalisation, le circuit de compensation reçoit en entrée une composante harmonique délivrée par un circuit de génération d'harmonique distinct du circuit de modulation.

Selon un mode de réalisation, le circuit de compensation comprend un circuit déphaseur pour modifier la phase de la composante harmonique reçue en entrée.

10 Selon un mode de réalisation, le circuit de compensation comprend un circuit déphaseur recevant la composante harmonique perturbatrice et délivrant deux signaux en quadrature de phase.

Selon un mode de réalisation, le circuit de compensation comprend un circuit déphaseur recevant la composante harmonique perturbatrice et délivrant des signaux en quadrature et en opposition de phase.

Selon un mode de réalisation, le circuit déphaseur comprend un pont équilibré de résistances et de capacités qui est peu sensible à la température.

20 Selon un mode de réalisation, le circuit de compensation comprend au moins un circuit atténuateur pour modifier l'amplitude de la composante harmonique reçue en entrée.

Selon un mode de réalisation, le circuit atténuateur comprend des résistances ou des capacités ajustables ou une combinaison de ces éléments.

25 Selon un mode de réalisation, le circuit RF comprend un groupe d'au moins deux circuits atténuateurs dont les sorties sont additionnées pour contrôler la phase et l'amplitude du signal de compensation.

30 Selon un mode de réalisation, le circuit RF comprend un groupe de circuits atténuateurs ayant leurs sorties additionnées et recevant en entrée des signaux en quadrature de phase issus de la composante harmonique perturbatrice.

35 Selon un mode de réalisation, le circuit RF comprend un groupe de circuits atténuateurs ayant leurs sorties additionnées et recevant en entrée des signaux en quadrature de phase et des

signaux en opposition de phase issus de la composante harmonique perturbatrice.

Selon un mode de réalisation, un circuit atténuateur comprend des capacités ajustables électriquement ou des
5 résistances ajustables électriquement, qui sont ajustées par des signaux analogiques délivrés par un convertisseur numérique/analogique.

Selon un mode de réalisation, des données numériques d'ajustage des capacités du circuit atténuateur sont stockées dans
10 des cellules mémoire et sont appliquées au convertisseur numérique/analogique.

Selon un mode de réalisation, le signal de compensation est injecté sur une borne d'un composant actif de l'oscillateur contrôlé en tension.

15 Selon un mode de réalisation, le signal de compensation est injecté sur une borne d'un composant passif de l'oscillateur contrôlé en tension.

Selon un mode de réalisation, les moyens d'injection du signal de compensation comprennent une inductance d'injection
20 couplée à une inductance de l'oscillateur contrôlé en tension.

Ces objets, caractéristiques et avantages ainsi que d'autres de la présente invention seront exposés plus en détail dans la description suivante du procédé de l'invention et de divers
25 exemples de réalisation de circuits de compensation selon l'invention, faite à titre non limitatif en relation avec les figures jointes parmi lesquelles :

- la figure 1 représente un circuit de modulation de phase IQ classique comprenant un oscillateur contrôlé en tension,
- la figure 2A est le schéma d'un modèle théorique d'oscillateur
30 contrôlé en tension utilisé pour analyser un phénomène de saut de fréquence,
- la figure 2B est le schéma d'un modèle théorique d'oscillateur contrôlé en tension utilisé pour analyser un phénomène de bruit et de signal parasite,
- 35 - la figure 3 représente des sauts de fréquence apparaissant dans un oscillateur contrôlé en tension en présence d'un signal parasite commuté,

- la figure 4 représente l'ampleur des sauts de fréquence en fonction de la phase du signal parasite arrivant dans le cœur du VCO,
- la figure 5A représente le spectre de fréquences d'un signal délivré par le circuit de modulation de phase IQ de la figure 1 lorsqu'un signal sinusoïdal en quadrature lui est appliqué en entrée,
- la figure 5B représente le spectre de fréquences d'un signal présent dans l'oscillateur contrôlé en tension de la figure 1,
- 10 - les figures 6A et 6B sont des représentations vectorielles illustrant schématiquement l'apparition d'une fréquence image dans le spectre de fréquences représenté en figure 5B,
- la figure 7 représente une courbe de réjection d'un signal parasite présent dans l'oscillateur contrôlé en tension de la figure 1,
- 15 - la figure 8 représente schématiquement un oscillateur contrôlé en tension comprenant un circuit de compensation selon l'invention,
- la figure 9 est le schéma électrique partiel d'un oscillateur contrôlé en tension classique, sur lequel sont repérés des points d'injection d'un signal de compensation selon l'invention,
- 20 - la figure 10 représente sous forme de blocs un premier mode de réalisation d'un circuit de compensation selon l'invention,
- la figure 11 est le schéma électrique d'un élément de contrôle de phase représenté sous forme de bloc en figure 10,
- 25 - la figure 12 est le schéma électrique d'un élément de contrôle d'amplitude représenté sous forme de bloc en figure 10,
- la figure 13 représente sous forme de blocs un second mode de réalisation d'un circuit de compensation selon l'invention,
- 30 - la figure 14 est le schéma électrique d'un générateur de signaux en quadrature représenté sous forme de bloc en figure 13,
- la figure 15 est le schéma électrique d'un élément de contrôle d'amplitude représenté sous forme de bloc en figure 13,
- la figure 16 est un diagramme de phase illustrant le fonctionnement du circuit de compensation de la figure 13,
- 35 - la figure 17 représente sous forme de blocs un troisième mode de réalisation d'un circuit de compensation selon l'invention,

- la figure 18 est le schéma électrique d'un générateur de signaux en quadrature représenté sous forme de bloc en figure 17, et
- la figure 19 est le schéma électrique d'un élément de contrôle d'amplitude représenté sous forme de bloc en figure 17.

5 Fondements expérimentaux et théoriques de l'invention

Comme exposé plus haut, l'idée de la présente invention est d'injecter dans un VCO un signal de compensation qui neutralise en phase et en amplitude un signal parasite résultant égal à la somme vectorielle des signaux parasites incidents issus d'une composante
10 harmonique délivrée par un circuit de modulation.

Avant de décrire des exemples de réalisation de circuits de compensation permettant de générer un tel signal de compensation, on va succinctement décrire diverses observations expérimentales, études théoriques et hypothèses ayant conduits à la présente
15 invention.

Les dégradations causées par l'effet d'accrochage en fréquence se traduisent par deux phénomènes distincts. On distingue d'une part des sauts de fréquence instantanés dans le VCO, et d'autre part une modulation parasite entraînant une erreur
20 de phase importante et des raies parasites dans le spectre de fréquences du VCO. Il convient de démontrer que ces deux phénomènes ont une cause unique prenant la forme d'un signal parasite unique ayant une amplitude et une phase déterminées, et qu'ils sont mutuellement corrélés, en terme de phase et
25 d'amplitude du signal parasite qui les engendre.

Des observations expérimentales de ces deux phénomènes ont été combinées avec des études théoriques et des simulations informatiques.

Dans la description qui suit, on se référera à l'exemple de
30 circuit de modulation TXCT décrit en relation avec la figure 1. Le coefficient K du diviseur DIVK est supposé égal à 2. Dans ce cas, c'est la deuxième harmonique H2 du signal de sortie de l'amplificateur RFAMP qui est la composante la plus proche de la fréquence centrale du VCO.

35 Modélisation d'un VCO

Conformément à une théorie admise et comme illustré sur les figures 2A, 2B, un VCO peut être modélisé sous forme de deux

éléments A et B en boucle fermée, A étant la partie active du VCO, modélisée par un amplificateur de transconductance de gain G_i , B étant la partie réactive du VCO, modélisée par une résistance, une capacité et une inductance en parallèle, soit une impédance $F(\omega)$.

5 de valeur :

$$(1) F(\omega) = (1/R + 1/(j\omega L) + j\omega C)^{-1}$$

A l'équilibre du VCO (commutateur SWP ouvert en figure 2A),
10 l'équation de la boucle fermée s'écrit :

$$(2) V_1 = V_1 G_i F(\omega)$$

soit :

15 $(3) G_i = 1/F(\omega)$

Pour que des conditions d'oscillation stable soient obtenues, il faut que la fréquence centrale ω_1 du VCO soit égale à :

20 $(4) \omega_1 = 1/\sqrt{LC}$

Il en découle que : $G_i = 1/R$

Premier phénomène perturbateur : sauts de fréquence dans le VCO

25 Un premier phénomène de dégradation des performances du VCO en présence d'un signal parasite est un décalage de la fréquence centrale F_1 du VCO. Ce signal parasite apparaît quand les divers éléments du circuit de modulation sont activés, ce qui est schématisé en figure 2A par la fermeture d'un interrupteur SWP. La
30 fréquence centrale F_1 est alors décalée vers une fréquence F_2 de pulsation ω_2 et le décalage de fréquence ΔF peut s'écrire :

$$(5) \Delta F = (\omega_2 - \omega_1)/2\pi$$

35 Lorsque le VCO est associé à un circuit PLL, comme illustré en figure 1, le décalage de fréquence est compensé par le circuit PLL qui ramène le VCO sur sa fréquence centrale originelle. Le

décalage en fréquence se traduit alors par des sauts de fréquence instantanés $\Delta F(t)$.

Ce phénomène a été observé en appliquant aux circuits mélangeurs IMIX et QMIX des impulsions de tension. La fréquence F_{bb} de la bande de base est alors nulle et l'harmonique H2 du signal RFSx est égale à la fréquence propre F1 du VCO :

$$(6) \quad K=2 \text{ et } F_{\text{bb}}=0 \Rightarrow H2 = 2F_{\text{RF}} + 2*0 \Rightarrow H2 = 2F_{\text{RF}} = F1$$

Comme illustré en figure 3, on observe alors que la tension V1 délivrée par le VCO présente des sauts de fréquence à chaque impulsion émise sur les canaux IQ. Les sauts de fréquence sont dus à l'activation instantanée des chemins parasites et le rétablissement lent de la fréquence d'origine par action de la boucle à verrouillage de phase. L'amplitude des tensions appliquées aux canaux I et Q détermine la phase et l'amplitude du signal de sortie RFSx et donc de l'harmonique perturbatrice H2 réinjectée dans le VCO.

Les sauts de fréquence peuvent être caractérisés mathématiquement en référence au modèle de VCO décrit plus haut et représenté en figure 2A. En considérant que le signal parasite a pour expression $V_{\text{sp}} e^{j\varphi}$ et présente une amplitude V_{sp} et une phase φ , l'équation de boucle est la suivante :

$$(7) \quad V1 = V1 G_i F(\omega) + V_{\text{sp}} e^{j\varphi}$$

En considérant maintenant que le signal parasite est la tension de sortie V1 du VCO qui est réinjectée dans le cœur du VCO par un chemin parasite ayant une fonction de transfert $\alpha e^{j\varphi}$, lorsque le commutateur SWP est fermé, l'équation de boucle peut s'écrire ainsi :

$$(8) \quad V1 = V1 G_i F(\omega) + V1 \alpha e^{j\varphi}$$

avec :

$$(9) \quad \alpha = V_{\text{sp}}/V1$$

En exprimant la fonction de transfert parasite en coordonnées cartésiennes :

$$(10) \quad b = \operatorname{Re} (\alpha e^{j\varphi})$$

$$(11) \quad d = \operatorname{Im} (\alpha e^{j\varphi})$$

on peut trouver le terme ω_2 qui satisfait l'équation de boucle :

$$(12) \quad \omega_2 = 1/2 [d/(1-b)RC + \sqrt{[d/(1-b)RC]^2 + 4/LC}]$$

Ainsi, il apparaît que le terme "d" est nul et que la pulsation ω_2 est égale à ω_1 si la phase du signal réinjecté est nulle par rapport à la phase de la tension V_1 ($\varphi=0$). Dans ce cas le saut de fréquence ΔF est nul. Si au contraire $\varphi = 90^\circ$ (phase maximale du signal parasite) alors $b=0$, $d=\alpha$ et :

$$(13) \quad \omega_2 = 1/2 [\alpha/RC + \sqrt{(\alpha/RC)^2 + 4/LC}]$$

soit :

$$(14) \quad \Delta F = [1/2 [\alpha/RC + \sqrt{(\alpha/RC)^2 + 4/LC}] - \omega_1]/2\pi$$

Ces relations entre la phase du signal perturbateur ont été confirmées par des simulations informatiques faites à partir du modèle de VCO. En simulant l'injection dans le VCO d'un signal parasite de phase variable, on a pu tracer une courbe telle que celle représentée en figure 4. Il apparaît sur cette figure que la fréquence centrale F_1 du VCO présente des décalages variant entre deux maxima $+\Delta F_{\max}$ et $-\Delta F_{\max}$ en fonction de la phase φ du signal parasite, et présente une valeur nulle lorsque la phase du signal parasite est nulle.

En définitive, les équations permettant de caractériser les sauts de fréquence sont confirmées par les constatations expérimentales ainsi que par les simulations informatiques. On sait donc en ce qui concerne les sauts de fréquence qu'il existe une correspondance exacte entre les caractéristiques électriques

(amplitude et phase) du signal parasite qui entre dans le cœur du VCO et le phénomène perturbateur.

Second phénomène perturbateur : raies parasites dans le spectre de fréquences du VCO

5 Ce phénomène est mis en évidence en appliquant par exemple sur le canal I et le canal Q deux sinusoïdes pures de fréquence F_{ss} en quadrature de phase. Comme représenté en figure 5A, il apparaît alors à la sortie du circuit TXCT un signal H1 à bande latérale unique, de fréquence $F_{\text{RF}} + F_{\text{ss}}$ (composante H1). Il apparaît également
10 des harmoniques H2, H3... On distingue également des traces de la porteuse F_{RF} et des traces du signal image $F_{\text{RF}} - F_{\text{ss}}$ qui est neutralisé ou au moins affaibli par la modulation de phase en quadrature.

K étant ici égal à 2, l'harmonique H2 est la composante du
15 signal modulé qui est la plus proche de la fréquence centrale F1 du VCO. Cette harmonique de fréquence $2F_{\text{RF}} + 2F_{\text{ss}}$, soit $F1 + 2F_{\text{ss}}$, est réinjectée dans le VCO par des chemins parasites. En observant la sortie du VCO au moyen d'un analyseur de spectre, on voit apparaître, en sus du signal V1 de fréquence F1, une raie parasite
20 SH2 de même fréquence que l'harmonique H2, comme cela est illustré en figure 5B.

On voit également apparaître, à gauche de la fréquence centrale F1 du VCO, une raie parasite image ISH2 de fréquence $2F_{\text{RF}} - 2F_{\text{ss}}$ (soit $F1 - 2F_{\text{ss}}$).

25 La présence de cette raie ISH2 peut s'expliquer d'une manière illustrée sur les figures 6A et 6B. Un VCO est un système qui, par conception, est limité en amplitude et fonctionne comme un amplificateur à écrêtage vis-à-vis du signal parasite. Or, le signal parasite injecté, de fréquence $F1 + 2F_{\text{ss}}$, est la somme
30 vectorielle d'un vecteur $\uparrow V1$ de fréquence F1 et d'un vecteur tournant ("phasor") $\uparrow V2$ de fréquence $2F_{\text{ss}}$. L'amplitude du vecteur $\uparrow V1$ est définie par les conditions d'oscillation du VCO et ne peut pas être dépassée. Ainsi, la composante d'amplitude du vecteur tournant $\uparrow V2$ de fréquence $2F_{\text{ss}}$ est supprimée par le VCO. Comme
35 représenté en figure 6A, le mécanisme de suppression de la composante d'amplitude transforme le vecteur $\uparrow V2$ en un vecteur $\uparrow V2'$ orienté selon un axe AA' qui est perpendiculaire à un axe BB'

selon lequel le vecteur \vec{V}_1 est orienté. La décomposition vectorielle de ce vecteur \vec{V}_2 donne deux vecteurs \vec{V}_3 , \vec{V}_3' d'amplitude $V_2/2$ en opposition de phase et de fréquences respectives $2F_{\text{ss}}$ et $-2F_{\text{ss}}$. A cela s'ajoute un autre phénomène dû à la présence du circuit PLL, qui contraint le vecteur parasite $\vec{V}_1 + \vec{V}_3 + \vec{V}_3'$ à être en phase avec le vecteur central \vec{V}_1 du VCO. Ainsi, comme illustré en figure 6B, la phase du vecteur résultant de la somme des deux vecteurs \vec{V}_3 , \vec{V}_3' est maintenue constante et égale à celle du vecteur central \vec{V}_1 . Elle est donc alignée avec l'axe tournant BB'. Ce phénomène se produit dans bande passante de la boucle à verrouillage de phase.

En résumé, l'existence de la raie image ISH2 est due aux contraintes d'amplitude et aux contraintes de phase qui s'exercent sur le signal de modulation parasite une fois que celui-ci est injecté dans le VCO.

Ces perturbations sont également représentées sur la figure 5B, sur laquelle on a tracé d'une part une courbe Φ_{noise} représentant le bruit de phase engendrée par l'agitation thermique dans la résistance du VCO, et d'autre part une courbe C_m décrite plus loin représentant les variations de l'amplitude de chaque raie parasite lorsque la fréquence F_{ss} varie.

Dans des conditions d'utilisation réelle, les signaux I et Q dans la bande de base ne sont pas des sinusoides pures mais des signaux numériques complexes dont la fréquence instantanée varie en permanence à l'intérieur de la bande de base. En conséquence, les deux raies parasites représentées en figure 5B bougent sans cesse et l'on observe tout un spectre de signaux parasites.

L'amplitude des deux raies parasites a été mesurée expérimentalement pour diverses valeurs de la fréquence F_{ss} des signaux I et Q. La courbe C_m représentée sur la figure 5B est représentée plus en détail en figure 7, et est tracée ici pour une seule raie parasite SH2, ISH2. L'axe horizontal du tracé représente le logarithme d'une fréquence offset F_{off} égale à la différence entre la fréquence $2F_{\text{ss}}$ de la raie parasite et la fréquence centrale F_1 du VCO. L'axe vertical est l'amplitude des raies parasites en dBc. Ce tracé expérimental montre que l'amplitude des raies parasite SH2, ISH2 présente un maximum

lorsque la fréquence $2F_{\text{m}}$ tombe sur la fréquence de résonance F_c de la boucle PLL (qui correspond à la fréquence de coupure du filtre de boucle LOOPF telle que modifiée par le gain de boucle). Lorsque la fréquence $2F_{\text{m}}$ augmente au-delà de la fréquence F_c , l'amplitude des raies parasites décroît avec une pente de 20db/décade. La courbe C_m décroît également rapidement à l'intérieur de la bande passante du circuit PLL, car le signal parasite est rejeté par le gain de boucle.

Il est important de noter que ces observations confirment qu'il est suffisant de neutraliser les effets perturbateurs de l'harmonique la plus proche de la fréquence centrale F_1 du VCO, dont la fréquence se trouve au voisinage des limites de la bande passante du VCO, car l'effet perturbateur des harmoniques de rang supérieur est faible en raison de l'atténuation de 20 dB par décade.

On peut également noter que l'amplitude des harmoniques diminue rapidement en allant vers les harmoniques de rang élevé. Ainsi, en pratique, les circuits de modulation radiofréquence les plus sensibles à l'effet d'accrochage en fréquence sont les circuits dans lesquels $K=2$, par exemple les circuits de transmission prévus pour le réseau DCS (Digital Cellular System). Les circuits de transmission pour le réseau GSM ("Global System for Mobile Communication") présentent un rapport K généralement égal à 4 et leurs oscillateurs contrôlés en tension sont moins sensibles à l'influence de l'harmonique de rang 4, qui demeure toutefois gênante.

Le bruit de phase observé sur la figure 5B peut être caractérisé de façon théorique en se référant au schéma de la figure 2B. Selon une théorie admise, le bruit de phase naturel d'un VCO, en l'absence de signal parasite extérieur, est engendré par l'agitation thermique de la résistance R du VCO (partie réactive $F(\omega)$). Le bruit de phase naturel exprimé en dBc/Hz (ratio bruit/ signal de porteuse en décibels, soit ici un ratio bruit/amplitude de la fréquence centrale du VCO) obéit à la relation suivante :

$$(15) \Phi_{\text{out}}(\omega) =$$

$$20 \log [(1/\sqrt{2}) * (\sqrt{4kTR}/V_{lrms}) / (1-F(\omega)/R)] \text{ dBc/Hz}$$

"V_{lrms}" étant l'amplitude d'oscillation (en Volt rms) du VCO en l'absence de signal parasite, k étant la constante de Boltzmann, T la température en Kelvin, et R la résistance de la partie réactive F(ω) exprimée en Ohms.

En d'autres termes, le bruit de phase apparaît comme le rapport entre l'amplitude du bruit thermique et l'amplitude V_{lrms} de la fréquence centrale du VCO vu à travers la fonction de transfert F(ω).

En considérant que la source de bruit est un parasite injecté dans le VCO, et en désignant par "V_{sprms}" son amplitude efficace (en Volt rms), un raisonnement similaire permet de montrer que le bruit de phase Φ_{out} dû à l'injection de la tension parasite (et qui est donc plutôt maintenant un niveau de raie parasite) obéit à la relation suivante :

$$(16) \Phi_{out}(\omega_{off}) = 20 \log [1/2 * (V_{sprms}/V_{lrms}) / (1 - (F(\omega_{off})/R))] \text{ dBc}$$

ω_{off} étant la pulsation correspondant à la fréquence offset F_{off} (F_{off} = F₁-2F_{BB} ou F₁+2F_{BB} quand K=2)

La relation 16 confirme le fait que le niveau de raie parasite en fonction de la fréquence offset présente une décroissance linéaire de 20 dB par décade en dehors de la bande passante de la boucle PLL, ce qui a été constaté expérimentalement plus haut (figure 7).

En renversant la relation 16, on obtient :

$$(17) V_{sp}(\Phi_{out}) = 2 \cdot 10^{\Phi_{out}/20} |1 - (F(\omega)/R)| V_l$$

En mesurant le niveau de raie parasite Φ_{out} en dBc à la sortie du VCO, on peut donc connaître le niveau du signal parasite (en tension effective) entrant dans le cœur du VCO.

Conclusions sur les études expérimentales et théoriques et formulation d'un problème technique

En résumé de ce qui précède, des équations mathématiques confirmées par des observations expérimentales et par des

simulations informatiques, "montrent que les deux phénomènes perturbateurs que sont les sauts de fréquence et la modulation parasite (ou bruit de phase) sont attribuables à une cause unique prenant la forme d'un signal parasite, d'amplitude et de phase déterminées.

En référence à la figure 8, un modèle de problème technique et un modèle de solution à ce problème technique peuvent ainsi être formulés comme suit : dans le circuit représenté en figure 8, les étages de modulation IQ du circuit de modulation TXCT modulent une porteuse F_{RF} proportionnelle à la fréquence centrale F_1 du VCO, et plus particulièrement égale à $F_1/2$ ($K=2$) ou à $F_1/4$ ($K=4$) selon les applications. Le signal modulé passe dans un circuit de modulation réalisé avec des composants réels et donc nécessairement imparfaits, et présente ainsi une légère imperfection de non-linéarité. Le signal de sortie délivré par un circuit non linéaire peut être modélisé par un polynôme :

$$(18) F(t) = b_0 + b_1x(t) + b_2x(t)^2 + b_3x(t)^3 + b_4x(t)^4 \dots$$

soit :

$$(19) F(t) = b_0 + H_1 + H_2 + H_3 + H_4 + \dots$$

b_0 étant la composante continue (DC offset) du signal de sortie, H_1 étant la fondamentale ou partie utile du signal de sortie et b_1 le gain sur le signal utile, H_2 étant la deuxième harmonique et b_2 l'amplitude de la deuxième harmonique, etc..

Des harmoniques sont ainsi générées et une harmonique au moins tombe dans la bande passante du VCO et perturbe son fonctionnement, ce qui correspond à une injection de signal parasite. L'harmonique parasite qui perturbe le plus le VCO est celle qui se trouve le plus près de la fréquence d'oscillation du VCO, soit l'harmonique H_2 quand $K=2$ ou l'harmonique H_4 quand $K=4, \dots$

L'harmonique parasite se propage jusqu'au cœur du VCO par de multiples chemins parasites (induction magnétique, radiations électromagnétiques, chemins passant par le substrat, chemins

passant par les lignes d'alimentation électrique...) ayant chacun leur propre fonction de transfert, représentés sur la figure 8 par des blocs SA1, SA2, SA3, ..., SAn.

Quel que soit le nombre de chemins parasites, les signaux parasites A1, A2, A3... An s'additionnent et il existe donc un signal parasite résultant Anet qui est le résultat de la somme vectorielle des vecteurs A1, A2, ..., An et qui présente une amplitude et une phase déterminées :

$$(20) \text{ Anet} = A0 \text{ ej}\varphi$$

Caractéristiques générales du procédé de l'invention

Selon l'invention, on prévoit ainsi d'injecter dans le VCO un signal parasite formant un signal de compensation Bcomp, ayant la même amplitude que le signal Anet mais en opposition de phase avec le signal Anet (soit un déphasage de 180°), de telle sorte que $\text{Anet} + \text{Bcomp} = 0$.

Le signal Bcomp est délivré par un circuit de compensation COMPCT selon l'invention, auquel on applique en entrée un signal déterminé. Le circuit COMPCT assure l'ajustage de la phase et de l'amplitude du signal déterminé qui lui est fourni en entrée, pour obtenir le signal de compensation Bcomp. Divers exemples de réalisation d'un tel circuit seront décrits dans ce qui suit.

Le signal déterminé à fournir au circuit COMPCT doit correspondre en fréquence à l'harmonique H2 ou H4 dont on souhaite neutraliser les effets perturbateurs. Comme cela apparaîtra dans les exemples ci-après, il est avantageux que ce signal soit l'harmonique perturbatrice elle-même, qui est facile à extraire des étages de sortie des circuits de modulation, par exemple certains points de l'amplificateur de sortie RFAMP qui sont riches en harmoniques.

A noter qu'il peut arriver, dans certaines applications, qu'un nœud riche en harmoniques H2 ou H4 ne soit pas disponible ou ne soit pas accessible. On réalisera dans ce cas un circuit générateur d'harmonique, en prélevant dans le circuit TXCT le signal de porteuse RFSx après les étages de modulation (soit le

signal F_{RF} modulé) et en appliquant ce signal à des composants non linéaires.

Enfin, on doit également déterminer le point d'injection du signal de compensation dans le VCO. Diverses options peuvent être prévues et l'on se référera à titre d'exemple à la figure 9, qui est le schéma électrique partiel d'un VCO classique. Ce VCO est ici de type symétrique et présente une partie gauche VCOL ("VCO left") et une partie droite VCOR ("VCO right") qui fonctionnent en opposition de phase pour la génération du signal de sortie V_1 . Divers points P1L, P1R, P2L, P2R, P3L, P3R d'injection du signal de compensation Bcomp sont représentés par des cercles en traits pointillés.

Le signal Bcomp peut être injecté sur des bornes de commande de composants actifs, par exemple sur des bases de transistors bipolaires T1, T2 (points P1L ou P1R) par l'intermédiaire d'un condensateur visant à éviter l'introduction d'un signal continu parasite. Le signal Bcomp peut également être injecté sur des bornes de composants passifs, par exemple sur des cathodes de condensateurs C1, C2 (points P2L, P2R) dont les anodes reçoivent une tension de polarisation V_{bias} . L'injection du signal Bcomp peut également être assurée par couplage inductif, par exemple au moyen d'une inductance d'injection L_c couplée avec une inductance L_1 du VCO. Le signal Bcomp est alors appliqué sur l'une des extrémités de l'inductance L_c (points P3L, P3R) l'autre extrémité étant à la masse.

On décrira maintenant divers exemples de réalisation d'un circuit de compensation selon l'invention. Dans ce qui suit, on supposera comme précédemment que le signal de compensation vise à neutraliser les effets perturbateurs de la deuxième harmonique H_2 du signal modulé délivré par le circuit TXCT.

Exemples de circuits de compensation

La figure 10 représente un premier mode de réalisation d'un circuit de compensation COMPCT1 selon l'invention. Le circuit COMPCT1 comprend un réseau à décalage de phase PSN recevant en entrée l'harmonique H_2 . La sortie du circuit PSN est appliquée à un atténuateur d'amplitude ATTC. La sortie de l'atténuateur ATTC délivre le signal Bcomp et est appliquée à la partie VCOL ou à la

partie VCOR du VCO, en un point d'injection à choisir par exemple parmi les points d'injection P1L/P1R, P2L/P2R, P3L/P3R décrits plus haut.

5 L'harmonique H2 est prélevée sur un nœud de l'amplificateur de sortie RFAMP riche en harmoniques et dépourvu de la fondamentale H1 (signal utile), par exemple sur un nœud d'émetteur de deux transistors bipolaires, et par l'intermédiaire d'une capacité visant à supprimer les éventuelles composantes continues du signal présent sur ce nœud.

10 Comme représenté en figure 11, le circuit PSN comprend une ou deux cellules RC en série, ici deux cellules CELL1, CELL2. Chaque cellule CELL1, CELL2 comprend un premier groupe RC formé par une capacité et une résistance ajustables en parallèle en série avec un second groupe RC formé également par une capacité et
15 une résistance ajustables en parallèle. Le point de sortie de chaque cellule est le point milieu des deux groupes RC. Selon la valeur conférée à ces éléments, le circuit PSN permet d'appliquer l'avance ou le retard de phase souhaité à l'harmonique H2. Ainsi, l'harmonique H2 prélevée avec une phase déterminée ϕ dans
20 l'amplificateur RFAMP est délivrée par le circuit PSN avec une phase corrigée ϕ' .

Comme représenté en figure 12, le circuit atténuateur ATTC est par exemple un pont diviseur résistif ajustable, qui corrige l'amplitude de l'harmonique H2 (ϕ') pour délivrer le signal Bcomp
25 (ϕ').

Les circuits PSN et ATTC sont ajustés au cours d'une étape de test électrique précédant la mise en service du circuit RFCT. Les valeurs de phase et d'amplitude sont ajustées empiriquement en appliquant des signaux de test au circuit RFCT, jusqu'à ce que la
30 sortie du VCO délivre un signal "propre" dépourvu des phénomènes parasites décrits plus haut, cela bien entendu dans la mesure du possible et dans les limites des tolérances admises, car une neutralisation totale des effets perturbateurs est en pratique peu réaliste.

35 Ce mode de réalisation du circuit de compensation selon l'invention est préférentiellement destiné à être mis en œuvre sous forme de circuit à composants discrets. On décrira maintenant

en se référant aux figures 13 et 17 deux autres modes de réalisation COMPCT2, COMPCT3 du circuit de compensation selon l'invention qui sont prévus pour être préférentiellement mis en oeuvre dans un circuit intégré RF.

5 Les circuits de compensation représentés sur ces figures sont ajustables numériquement et les valeurs d'ajustage, une fois déterminées, sont enregistrées dans un registre NVREG. Les sorties du registre NVREG sont appliquées à un convertisseur numérique/analogique DAC à plusieurs voies, qui délivre une
10 pluralité de signaux analogiques à des capacités ajustables électriquement de type VARICAP.

Le circuit COMPCT2 représenté en figure 13 est du type non symétrique ("single ended") et reçoit en entrée l'harmonique H2, qui est prélevée de la manière décrite plus haut. Le circuit
15 COMPCT2 comprend un générateur de quadrature QGEN1 et quatre atténuateurs/déphaseurs IAT1, IBAT1, QAT1, QBAT1 pilotés par les sorties du convertisseur DAC. Il s'agit d'atténuateurs purs qui contrôlent quatre signaux sinusoïdaux, respectivement I, IB (ou /I, soit I déphasé de 180°), Q (sinusoïde en quadrature avec I) et
20 QB (ou /Q, soit Q déphasé de 180°). La somme des quatre sinusoïdes donne une nouvelle sinusoïde ayant une amplitude et une phase qui est le résultat de la somme vectorielle des quatre signaux.

Le générateur QGEN1 délivre respectivement, sur deux sorties distinctes, l'harmonique H2 déphasée de +45° et l'harmonique H2
25 déphasée de -45°. L'harmonique H2 déphasée de +45° est appliquée aux atténuateurs IAT1 et IBAT1 tandis que l'harmonique H2 déphasée de -45° est appliquée aux atténuateurs QAT1 et QBAT1. Les sorties des atténuateurs IAT1 et QAT1 sont additionnées pour former un signal Bcomp1 qui est appliqué à la partie VCOL du VCO, sur l'un
30 des points d'injection P1L, P2L ou P3L décrit plus haut. Les sorties des atténuateurs IBAT1 et QBAT1 sont additionnées pour former un signal Bcomp2 qui est appliqué à la partie VCOR du VCO, sur l'un des points d'injection P1R, P2R, P3R décrit plus haut.

Comme illustré en figure 14, le générateur de quadrature
35 QGEN1 comprend par exemple une cellule RC qui déphase l'harmonique H2 de +45° et une cellule CR en parallèle avec la cellule RC, qui déphase l'harmonique H2 de -45°.

Comme illustré en figure 15, chaque atténuateur IAT1, IBAT1, QAT1, QBAT1 comprend un pont diviseur capacitif formé par deux capacités VARICAP pilotées chacune par une sortie du convertisseur DAC, laquelle délivre un signal continu ("DC signal") nécessaire
5 au contrôle de ces éléments. Le système de polarisation des capacités VARICAP est bien connu de l'homme de l'art et ne sera pas décrit ici dans un souci de simplicité.

La figure 16 est un diagramme de phase à quatre cadrans illustrant la gamme de correction de phase et d'amplitude offerte
10 par les atténuateurs selon l'invention. Lorsque les atténuateurs IAT1 et QAT1 sont actifs et que les atténuateurs IBAT1, QBAT1 sont désactivés (état haute impédance), la phase du signal Bcomp est ajustable dans les limites du premier cadran, soit entre 0° et 90°, et l'amplitude du signal Bcomp est déterminée par le rapport entre
15 les valeurs des capacités qui forment chaque atténuateur. Lorsque les atténuateurs IBAT1 et QAT1 sont actifs et les atténuateurs IAT1, QBAT1 sont désactivés, la phase du signal Bcomp est ajustable dans les limites du second cadran, soit entre 90° et 180°. Lorsque les atténuateurs IBAT1 et QBAT1 sont actifs et les
20 atténuateurs IAT1, QAT1 sont désactivés, la phase du signal Bcomp est ajustable dans les limites du troisième cadran, soit entre 180° et 270°. Lorsque les atténuateurs IAT1 et QBAT1 sont actifs et les atténuateurs IAT1, QAT1 sont désactivés, la phase du signal Bcomp est ajustable dans les limites du quatrième cadran, soit
25 entre 270° et 0°.

Le circuit COMPCT3 représenté en figure 17 est du type équilibré ("balanced") et reçoit en entrée, outre l'harmonique H2, une harmonique /H2 déphasée de 180°. L'harmonique H2 est prélevée
30 comme décrit plus haut sur un nœud d'émetteur de deux transistors de l'amplificateur RFAMP. L'harmonique /H2 est prélevée sur un nœud de collecteur des mêmes transistors.

Le circuit COMPCT3 comprend un générateur de quadrature QGEN2 de type symétrique et quatre atténuateurs déphaseurs IAT2, IBAT2, QAT2, QBAT2 pilotés par le convertisseur DAC, comprenant
35 chacun une première et une deuxième sortie. Le générateur QGEN2 reçoit les harmoniques H2, /H2 et délivre respectivement, sur quatre sorties distinctes, l'harmonique H2 déphasée de 0°, de

+90°, de +180° et de +270°. Les harmoniques H2 déphasées de 0° et de 180° sont appliquées toutes deux aux atténuateurs IAT2 et IBAT2. Les harmoniques H2 déphasées de 90° et 270° sont appliquées toutes deux aux atténuateurs QAT2 et QBAT2.

5 Les premières sorties des atténuateurs IAT2, IBAT2, QAT2, QBAT2 sont additionnées pour former un signal Bcomp1' qui est appliqué à la partie VCOL du VCO, en un point d'injection P1L, P2L ou P3L. Les deuxièmes sorties des atténuateurs IAT2, IBAT2, QAT2, QBAT2 sont additionnées pour former un signal Bcomp2' en
10 opposition de phase avec Bcomp1', qui est appliqué à la partie VCOL du VCO, en un point d'injection P1R, P2R ou P3R.

Comme illustré en figure 18, le générateur QGEN2 comprend un pont équilibré de capacités et de résistances, dans lequel les variations de température et de procédé (variations des
15 caractéristiques des éléments avec le procédé de fabrication) sont réduites. Ainsi ce générateur assure un décalage de phase relatif de 90° entre chacune de ses sorties, quelle que soit la variation des résistances et des capacités avec la température ou avec le procédé de fabrication, et la fréquence de travail F1.

20 Le générateur QGEN2 peut aussi être réalisé sous forme de filtre POLYPHASE, afin de réduire encore plus les effets de variation de température, de procédé et de fréquence de travail.

Comme illustré en figure 19, chaque atténuateur IAT1, IBAT1, QAT1, QBAT1 comprend un pont diviseur capacitif symétrique à deux
25 entrées et à deux sorties, formé par trois capacités ajustables VARICAP pilotées chacune par une sortie du convertisseur DAC délivrant une tension de polarisation. Comme précédemment, le contrôle des tensions de polarisation des capacités ajustables VARICAP ne sera pas décrit dans un souci de simplicité. La
30 première capacité ajustable est agencée entre la première entrée et la première sortie. La deuxième capacité ajustable est agencée entre la deuxième entrée et la deuxième sortie. La troisième capacité ajustable est agencée entre les deux sorties.

Le fonctionnement en phase et en amplitude du circuit de
35 compensation COMPCT3 est similaire dans son principe au circuit COMPCT2 décrit plus haut, et offre l'avantage supplémentaire

d'être moins sensible aux variations de température et de procédé, et d'être plus précis.

Il apparaîtra clairement à l'homme de l'art que la présente invention est susceptible de diverses autres variantes et modes de réalisation comme la génération de quadrature active, l'utilisation de filtre POLYPHASE... Egalement, des résistances ajustables électriquement peuvent être utilisées à la place des capacités VARICAP.

Bien que l'on se soit attaché dans ce qui précède à décrire un circuit de compensation des effets perturbateurs d'une harmonique de deuxième ou de quatrième rang, il va de soi que le champ d'application de la présente invention n'est pas limité à ces exemples, K pouvant être égal à 1 (fréquence du VCO égale à la fréquence RF), à 4, etc.. D'autre part, bien qu'on ait considéré au terme d'observations expérimentales et de calculs théoriques qu'il est suffisant en pratique de neutraliser les effets d'un parasite ayant une origine unique, qui est le résultat de la somme vectorielle des signaux délivrés via tous les chemins parasites, il va de soi que certaines applications ou certaines architectures de circuit peuvent nécessiter de compenser les effets perturbateurs de signaux parasites d'origines différentes (par exemple émis avant et après un amplificateur à gain variable). Il faut dans ce cas prévoir deux signaux de compensation, et il est préférable que chaque parasite d'origine différente soit traité par un circuit de compensation dédié. Dans ce cas on injecte dans le VCO deux signaux de compensation ajustable l'un indépendamment de l'autre, voire plus, qui peuvent être additionnés en amont de leur point d'injection.

Enfin, bien que l'invention ait été décrite dans ce qui précède en relation avec un circuit de modulation de phase IQ, il va de soi que le champ d'application de l'invention concerne également les autres circuits de modulation, notamment de modulation d'amplitude AM et de modulation d'amplitude et de phase, qui génèrent également des harmoniques parasites.

REVENDICATIONS

1. Circuit RF (RFCT) comprenant :

- un oscillateur contrôlé en tension (VCO) délivrant un signal RF (V1, F1),
- une boucle à verrouillage de phase (PLL) pour contrôler l'oscillateur contrôlé en tension (VCO),
- un circuit de modulation (TXCT) recevant le signal RF (V1, F1) et délivrant un signal modulé (RFSx) comprenant au moins une composante harmonique (H1, H2, H4) de fréquence égale ou proche de celle du signal RF délivré par l'oscillateur contrôlé en tension, la composante harmonique étant susceptible de perturber le fonctionnement de l'oscillateur contrôlé en tension par effet d'accrochage en fréquence,

caractérisé en ce qu'il comprend :

- un circuit de compensation (COMPCT, COMPCT1, COMPCT2, COMPCT3) de l'effet d'accrochage en fréquence, comprenant une entrée recevant au moins la composante harmonique perturbatrice (H1, H2, H4) et des moyens pour modifier la phase et l'amplitude de la composante harmonique afin de délivrer un signal (Bcomp) de compensation de l'effet d'accrochage en fréquence, et
- des moyens d'injection du signal de compensation (Bcomp) dans l'oscillateur contrôlé en tension.

2. Circuit RF selon la revendication 1, dans lequel le circuit de compensation (COMPCT, COMPCT1, COMPCT2, COMPCT3) est ajusté en amplitude et en phase de manière que le signal de compensation injecté dans l'oscillateur contrôlé en tension présente une amplitude sensiblement égale à l'amplitude d'un signal parasite (Anet) résultant de l'injection involontaire dans l'oscillateur contrôlé en tension, par au moins un chemin parasite (SA1, SA2, SA3, ... SAn), de la composante harmonique perturbatrice, et une phase opposée à celle du signal parasite.

3. Circuit RF selon l'une des revendications 1 et 2, dans lequel le circuit de compensation (COMPCT1) est un circuit non symétrique qui délivre un signal de compensation ayant une

composante unique qui est injectée en un point de l'oscillateur contrôlé en tension.

4. Circuit RF selon l'une des revendications 1 et 2, dans lequel le circuit de compensation (COMPCT2) est un circuit non symétrique qui délivre un signal de compensation ayant deux composantes (Bcomp1, Bcomp2) qui sont injectées en deux points différents de l'oscillateur contrôlé en tension.

5. Circuit RF selon l'une des revendications 1 et 2, dans lequel le circuit de compensation (COMPCT3) est un circuit symétrique qui délivre un signal de compensation ayant deux composantes (Bcomp1', Bcomp2') en opposition de phase qui sont injectées en deux points différents de l'oscillateur contrôlé en tension.

6. Circuit RF selon l'une des revendications 1 à 5, dans lequel le circuit de compensation reçoit en entrée une composante harmonique (H2, H4) prélevée dans le circuit de modulation.

7. Circuit RF selon la revendication 6, dans lequel le circuit de compensation reçoit en entrée une composante harmonique (H2, H4) prélevée dans un amplificateur de sortie (RFAMP) du circuit de modulation.

8. Circuit RF selon l'une des revendications 1 à 5, dans lequel le circuit de compensation reçoit en entrée une composante harmonique délivrée par un circuit de génération d'harmonique distinct du circuit de modulation.

9. Circuit RF selon l'une des revendications 1 à 8, dans lequel le circuit de compensation comprend un circuit déphaseur (PSN) pour modifier la phase de la composante harmonique reçue en entrée.

10. Circuit RF selon l'une des revendications 1 à 8, dans lequel le circuit de compensation comprend un circuit déphaseur

(QGEN1) recevant la composante harmonique perturbatrice et délivrant deux signaux en quadrature de phase.

11. Circuit RF selon l'une des revendications 1 à 8, dans lequel le circuit de compensation comprend un circuit déphaseur (QGEN2) recevant la composante harmonique perturbatrice et délivrant des signaux en quadrature et en opposition de phase.

12. Circuit RF selon la revendication 11, dans lequel le circuit déphaseur (QGEN2) comprend un pont équilibré de résistances et de capacités qui est peu sensible à la température.

13. Circuit RF selon l'une des revendications 1 à 12, dans lequel le circuit de compensation (COMPCT, COMPCT1, COMPCT2, COMPCT3) comprend au moins un circuit atténuateur (ATTC, IAT1, IBAT1, QAT1, QBAT1, IAT2, IBAT2, QAT2, QBAT2) pour modifier l'amplitude de la composante harmonique reçue en entrée.

14. Circuit RF selon la revendication 13, dans lequel le circuit atténuateur comprend des résistances ou des capacités ajustables ou une combinaison de ces éléments.

15. Circuit RF selon la revendication 13, comprenant un groupe d'au moins deux circuits atténuateurs (IAT1, IBAT1, QAT1, QBAT1, IAT2, IBAT2, QAT2, QBAT2) dont les sorties sont additionnées pour contrôler la phase et l'amplitude du signal de compensation.

16. Circuit RF selon la revendication 15, comprenant un groupe de circuits atténuateurs (IAT1/QAT1, IBAT1/QBAT1) ayant leurs sorties additionnées et recevant en entrée des signaux en quadrature de phase issus de la composante harmonique perturbatrice.

17. Circuit RF selon la revendication 15, comprenant un groupe de circuits atténuateurs (IAT2/IBAT2/QAT2/QBAT2) ayant leurs sorties additionnées et recevant en entrée des signaux en

quadrature de phase et des signaux en opposition de phase issus de la composante harmonique perturbatrice.

18. Circuit RF selon l'une des revendications 15 à 17, dans lequel un circuit atténuateur (IAT1, IBAT1, QAT1, QBAT1, IAT2, IBAT2, QAT2, QBAT2) comprend des capacités ajustables électriquement ou des résistances ajustables électriquement, qui sont ajustées par des signaux analogiques délivrés par un convertisseur numérique/analogique.

10

19. Circuit RF selon la revendication 18, dans lequel des données numériques d'ajustage des capacités du circuit atténuateur sont stockées dans des cellules mémoire (NVREG) et sont appliquées au convertisseur numérique/analogique.

15

20. Circuit RF selon l'une des revendications 1 à 19, dans lequel le signal de compensation (Bcomp) est injecté sur une borne d'un composant actif (T1, T2) de l'oscillateur contrôlé en tension.

20

21. Circuit RF selon l'une des revendications 1 à 19, dans lequel le signal de compensation (Bcomp) est injecté sur une borne d'un composant passif (C1, C2) de l'oscillateur contrôlé en tension.

25

22. Circuit RF selon l'une des revendications 1 à 19, dans lequel les moyens d'injection du signal de compensation (Bcomp) comprennent une inductance d'injection (Lc) couplée à une inductance (L1) de l'oscillateur contrôlé en tension.

30

23. Procédé pour stabiliser le fonctionnement d'un oscillateur contrôlé en tension (VCO) piloté par une boucle à verrouillage de phase (PLL), l'oscillateur contrôlé en tension délivrant un signal RF (V1, F1) et recevant par l'intermédiaire d'au moins un chemin parasite une composante harmonique (H1, H2, H4) de fréquence égale ou proche de celle du signal RF émis,

35

susceptible de perturber le fonctionnement de l'oscillateur contrôlé en tension par effet d'accrochage en fréquence,

caractérisé en ce qu'il comprend l'injection, dans l'oscillateur contrôlé en tension, d'un signal (Bcomp) de compensation de l'effet d'accrochage en fréquence, dont la phase et l'amplitude sont ajustées de manière à neutraliser les effets perturbateurs de la composante harmonique.

24. Procédé selon la revendication 23, dans lequel le signal de compensation est ajusté en amplitude et en phase de manière à présenter une amplitude sensiblement égale à l'amplitude d'un signal parasite (Anet) résultant de l'injection involontaire dans l'oscillateur contrôlé en tension, par au moins un chemin parasite (SA1, SA2, SA3, ... SAn), de la composante harmonique perturbatrice, et une phase opposée à celle du signal parasite.

25. Procédé selon l'une des revendications 23 et 24, comprenant l'injection non symétrique, en un point de l'oscillateur contrôlé en tension, d'un signal de compensation ayant une composante unique.

26. Procédé selon l'une des revendications 23 et 24, comprenant l'injection d'un signal de compensation ayant deux composantes (Bcomp1, Bcomp2), et l'injection non symétrique de ces composantes en deux points différents de l'oscillateur contrôlé en tension.

27. Procédé selon l'une des revendications 23 et 24, comprenant l'injection d'un signal de compensation ayant deux composantes (Bcomp1', Bcomp2') en opposition de phase, et l'injection de ces deux composantes en deux points différents de l'oscillateur contrôlé en tension.

28. Procédé selon l'une des revendications 23 à 27, dans lequel le signal de compensation est généré à partir d'au moins une composante harmonique (H1, H2, H4) prélevée dans le circuit de modulation.

29. Procédé selon la revendication 28, dans lequel le signal de compensation est généré à partir d'au moins une composante harmonique (H2, H4) prélevée dans un amplificateur (RFAMP) d'un circuit de modulation d'où est émise la composante harmonique perturbatrice.

30. Procédé selon l'une des revendications 23 à 29, dans lequel le signal de compensation est généré à partir d'une composante harmonique produite par un circuit de génération d'harmonique.

31. Procédé selon l'une des revendications 23 à 30, dans lequel la phase du signal de compensation est ajustée au moyen d'un circuit déphaseur (PSN).

32. Procédé selon la revendication 31, dans lequel l'amplitude du signal de compensation est ajustée au moyen d'un circuit atténuateur (ATTC) comprenant des résistances ou des capacités ajustables ou une combinaison de ces éléments.

33. Procédé selon l'une des revendication 23 à 30, dans lequel l'amplitude et la phase du signal de compensation sont ajustées au moyen d'un groupe d'au moins deux circuits atténuateurs (IAT1, IBAT1, QAT1, QBAT1, IAT2, IBAT2, QAT2, QBAT2) dont les sorties sont additionnées.

34. Procédé selon la revendication 33, dans lequel l'amplitude et la phase du signal de compensation sont ajustées au moyen d'un groupe de circuits atténuateurs (IAT1/QAT1, IBAT1/QBAT1) ayant leurs sorties additionnées et recevant en entrée des signaux en quadrature de phase issus de la composante harmonique perturbatrice.

35. Procédé selon la revendication 33, dans lequel l'amplitude et la phase du signal de compensation sont ajustées au moyen d'un groupe de circuits atténuateurs (IAT2/IBAT2/QAT2/QBAT2)

ayant leurs sorties additionnées et recevant en entrée des signaux en quadrature de phase et des signaux en opposition de phase issus de la composante harmonique perturbatrice.

5 36. Procédé selon la revendication 35, dans lequel les signaux en quadrature de phase et en opposition de phase sont générés au moyen d'un circuit déphaseur comprenant un pont équilibré de résistances et de capacités qui est peu sensible à la température.

10

 37. Procédé selon l'une des revendication 33 à 35, dans lequel un circuit atténuateur (IAT1, IBAT1, QAT1, QBAT1, IAT2, IBAT2, QAT2, QBAT2) comprend des capacités ajustables électriquement ou des résistances ajustables électriquement qui
15 sont ajustées par des signaux analogiques issus de données numériques d'ajustage.

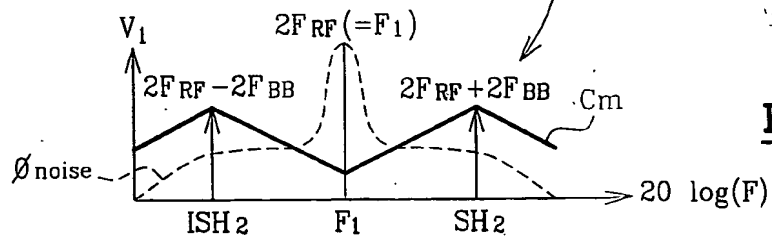
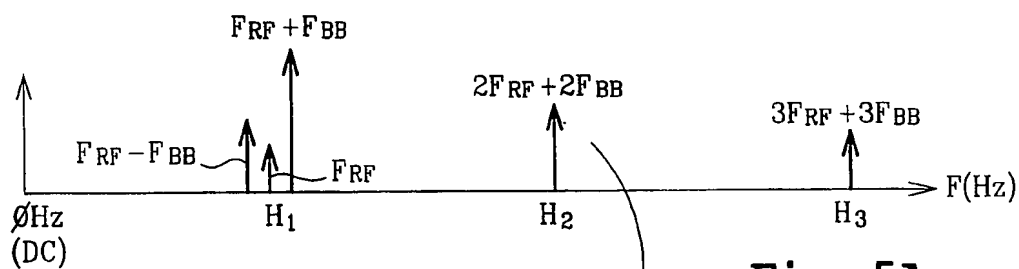
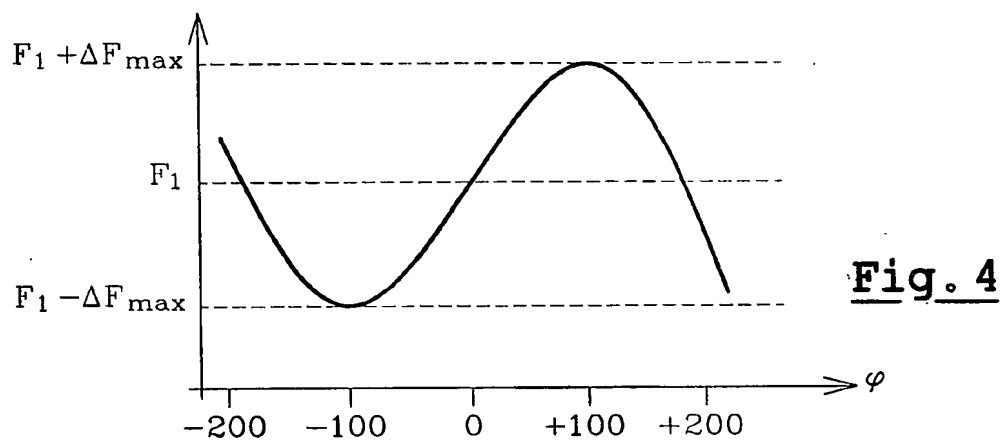
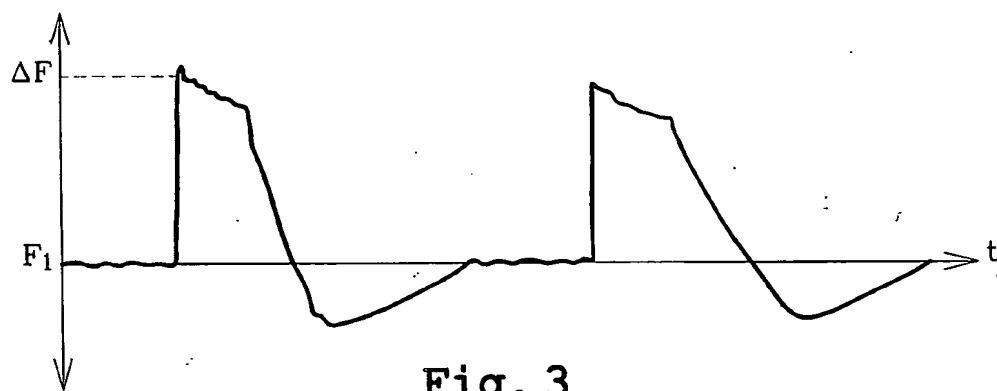
 38. Procédé selon la revendication 37, dans lequel les données numériques d'ajustage sont stockées dans des cellules
20 mémoire (NVREG).

 39. Procédé selon l'une des revendications 23 à 38, dans lequel le signal de compensation (Bcomp) est injecté sur une borne d'un composant actif (T1, T2) de l'oscillateur contrôlé en
25 tension.

 40. Procédé selon l'une des revendications 23 à 38, dans lequel le signal de compensation (Bcomp) est injecté sur une borne d'un composant passif (C1, C2) de l'oscillateur contrôlé en
30 tension.

 41. Procédé selon l'une des revendications 23 à 38, dans lequel le signal de compensation (Bcomp) est injecté par couplage inductif.





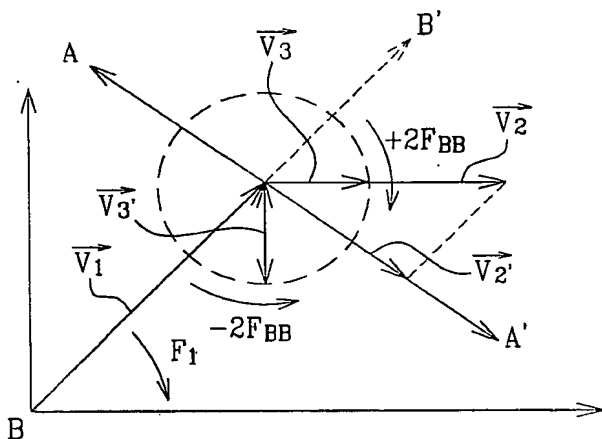


Fig. 6A

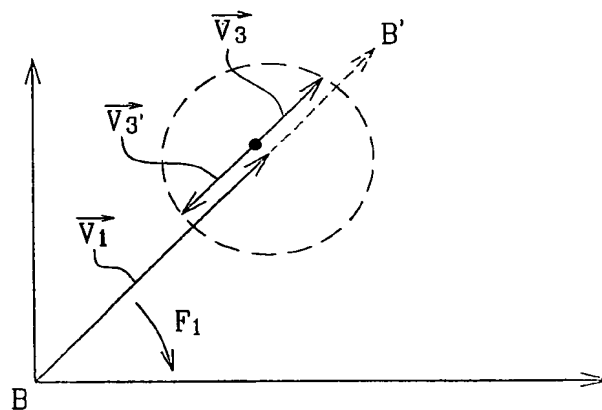


Fig. 6B

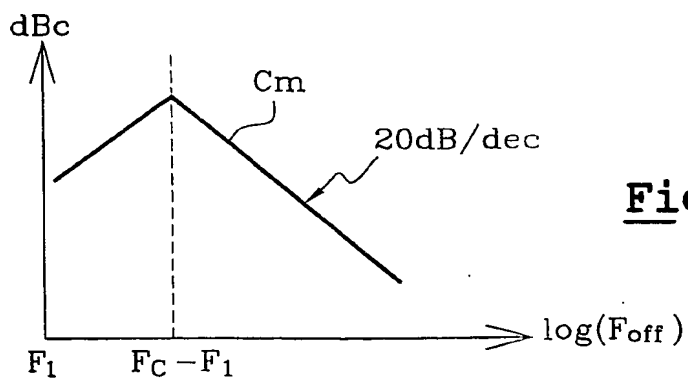
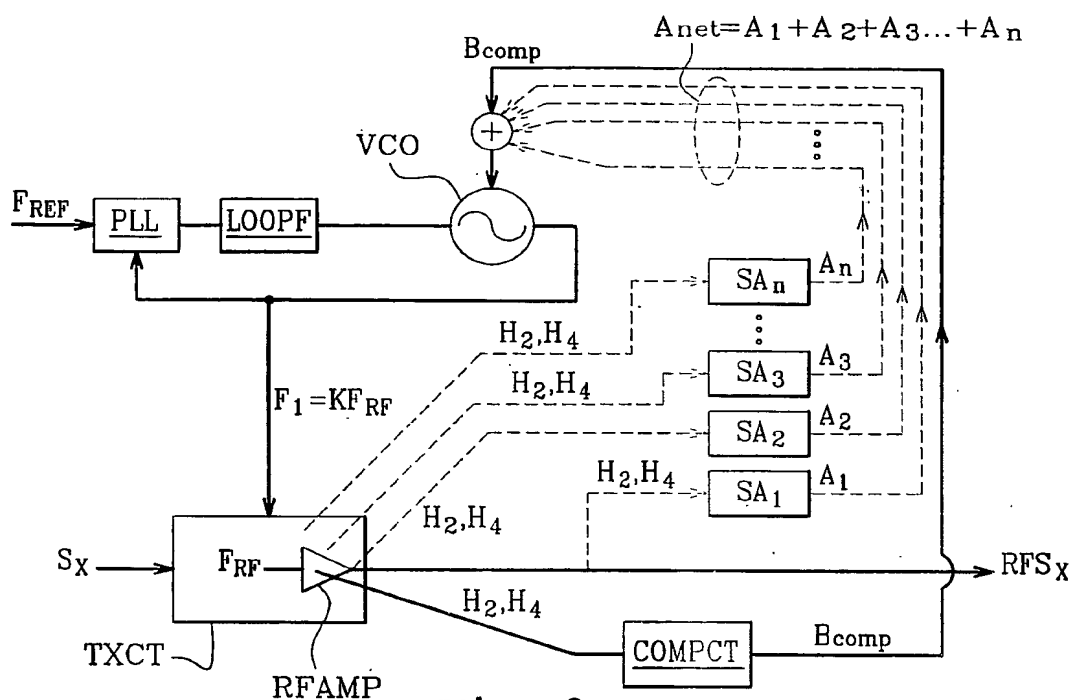
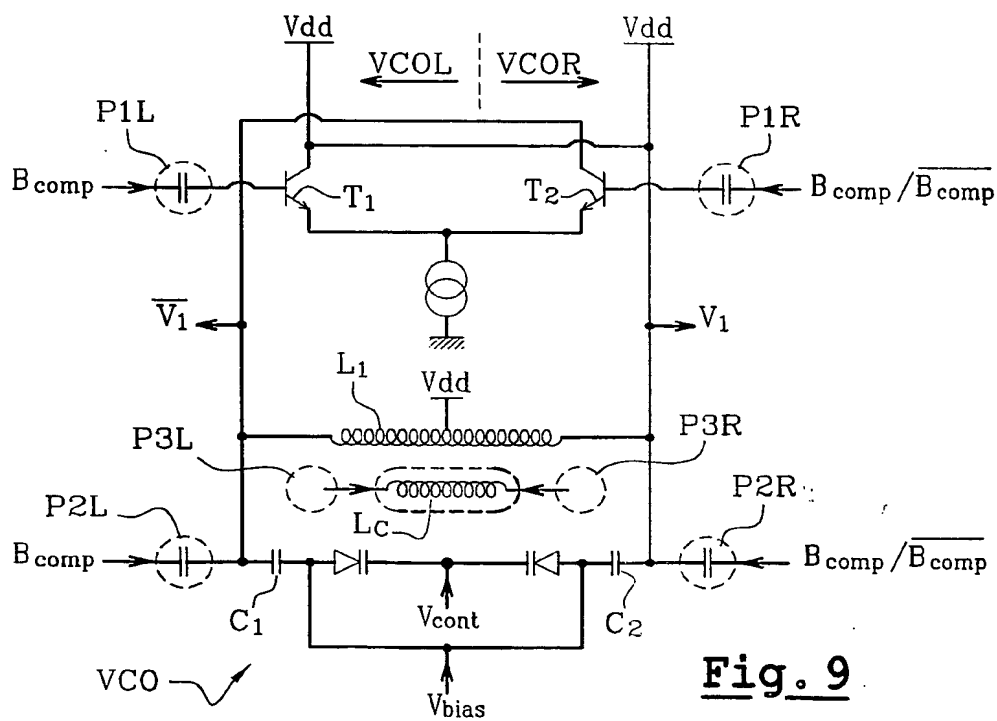
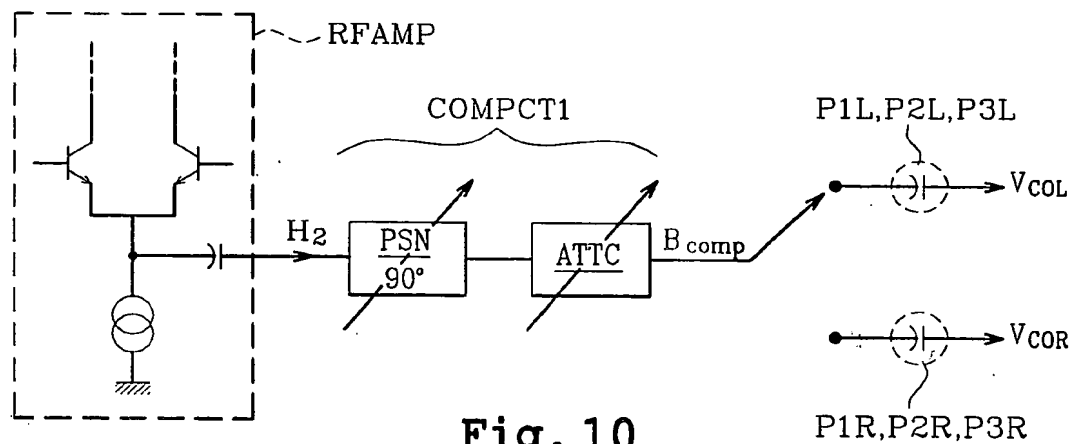
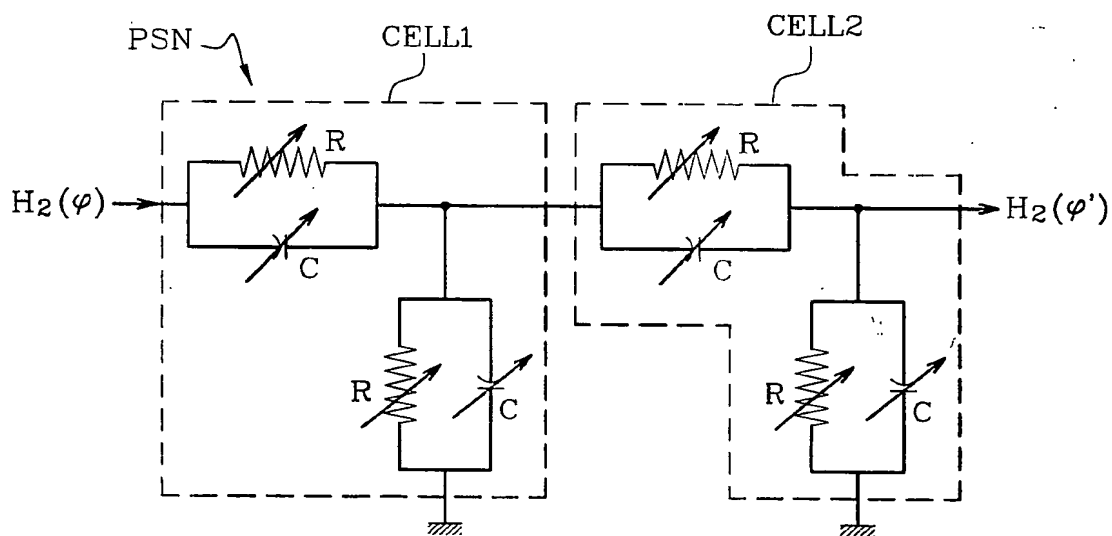
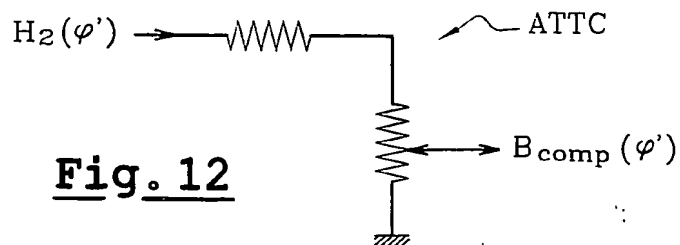
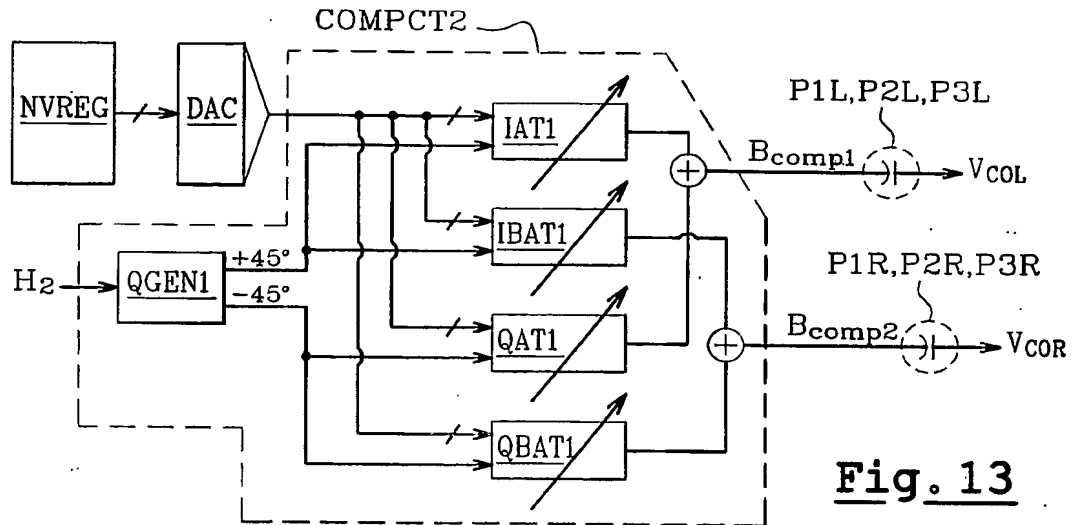
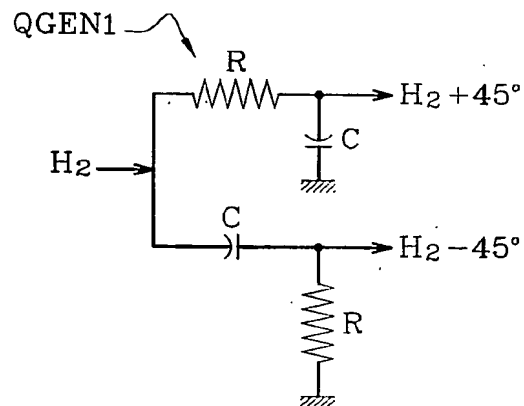
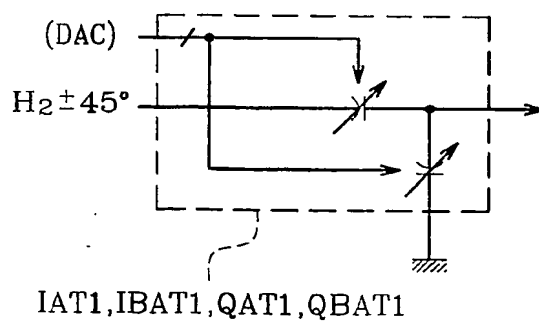
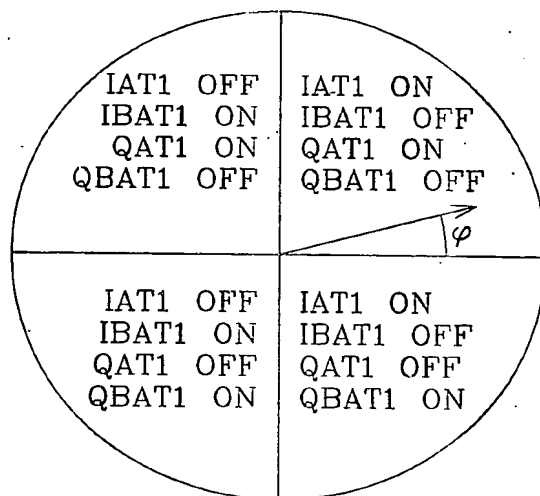
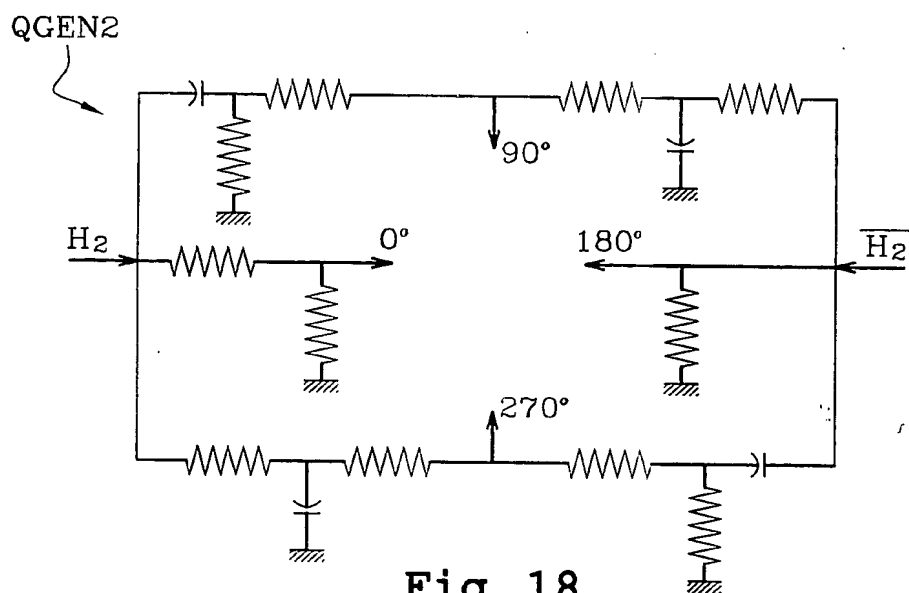
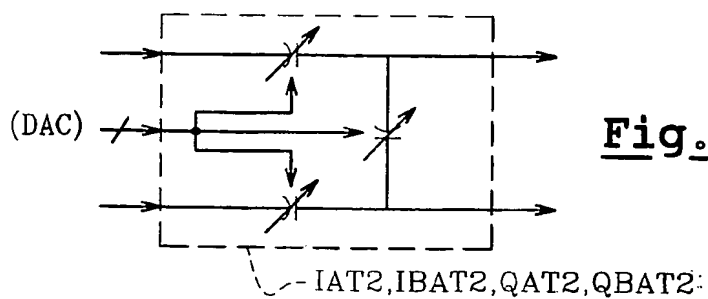


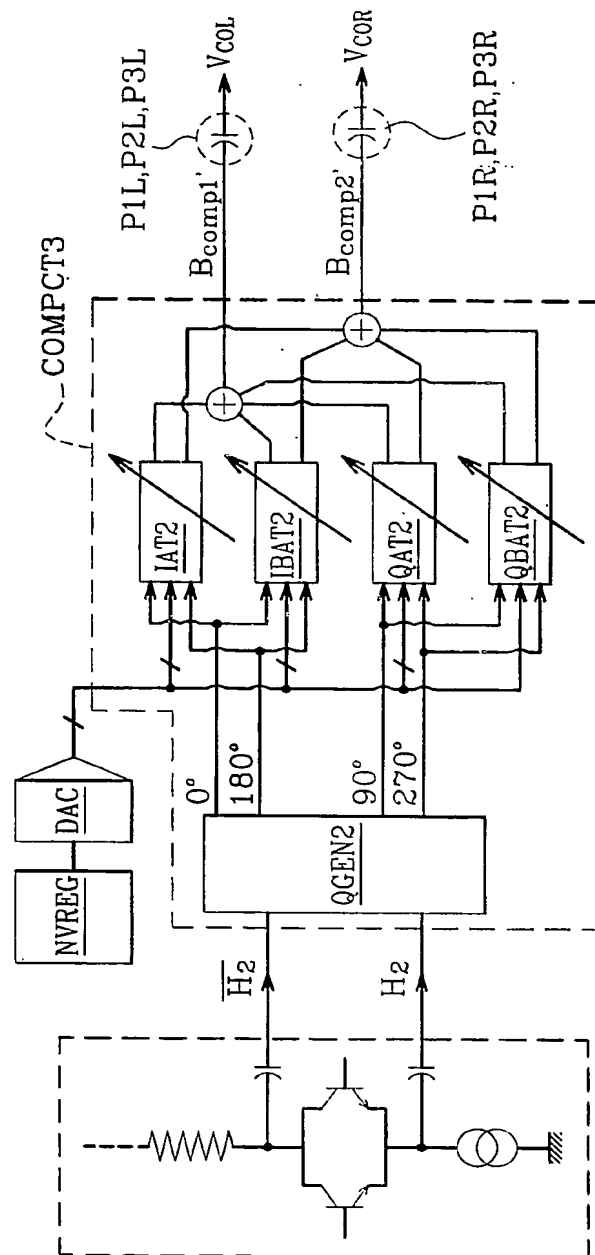
Fig. 7

**Fig. 8****Fig. 9**

**Fig. 10****Fig. 11****Fig. 12**

**Fig. 13****Fig. 14****Fig. 15**

**Fig. 16****Fig. 18****Fig. 19**

**Fig. 17**

RAPPORT DE RECHERCHE INTERNATIONALE

PCT/FR 03/03020

C.(suite) DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
Y	US 6 321 074 B1 (LEMAY NORMAND) 20 novembre 2001 (2001-11-20) cité dans la demande	1-22
A	abrégé colonne 2, ligne 45-67 colonne 3, ligne 1-3 figures 1,2 colonne 3, ligne 53-61 colonne 4, ligne 7-17	23-41
A	US 6 424 230 B1 (ALTMANN MICHAEL V ET AL) 23 juillet 2002 (2002-07-23) abrégé colonne 2, ligne 17-25 revendications 1-17 figures 1,6-8	1-41

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements aux membres de familles de brevets

PCT/FR 03/03020

Document brevet cité au rapport de recherche		Date de publication		Nombre(s) de la famille de brevet(s)	Date de publication
US 5144260	A	01-09-1992	WO	9306660 A1	01-04-1993
US 6321074	B1	20-11-2001	CA	2298927 A1	18-08-2000
			CA	2298926 A1	18-08-2000
			CA	2298928 A1	18-08-2000
			CA	2298929 A1	18-08-2000
			CA	2298992 A1	18-08-2000
			US	6373236 B1	16-04-2002
			US	6417729 B1	09-07-2002
			US	6297708 B1	02-10-2001
US 6424230	B1	23-07-2002	AB	CA	

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
6 mai 2004 (06.05.2004)

PCT

(10) Numéro de publication internationale
WO 2004/038909 A3

(51) Classification internationale des brevets⁷ : H03B 1/04,
H03L 7/099, H04B 7/005

(21) Numéro de la demande internationale :
PCT/FR2003/003020

(22) Date de dépôt international :
14 octobre 2003 (14.10.2003)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
02/12959 18 octobre 2002 (18.10.2002) FR

(71) Déposant (pour tous les États désignés sauf US) :
STMICROELECTRONICS SA [FR/FR]; 29, boulevard
Romain Rolland, F-92120 Montrouge (FR).

(72) Inventeur; et

(75) Inventeur/Déposant (pour US seulement) : NAYLER,
Peter [GB/FR]; 55, avenue Doyen Louis Weil, F-38000
Grenoble (FR).

(74) Mandataire : MARCHAND, André; Omnipat, 24, place
des Martyrs de la Résistance; F-13100 Aix en Provence
(FR).

(81) États désignés (national) : CN, JP, KR, US.

(84) États désignés (régional) : brevet européen (AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,
IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

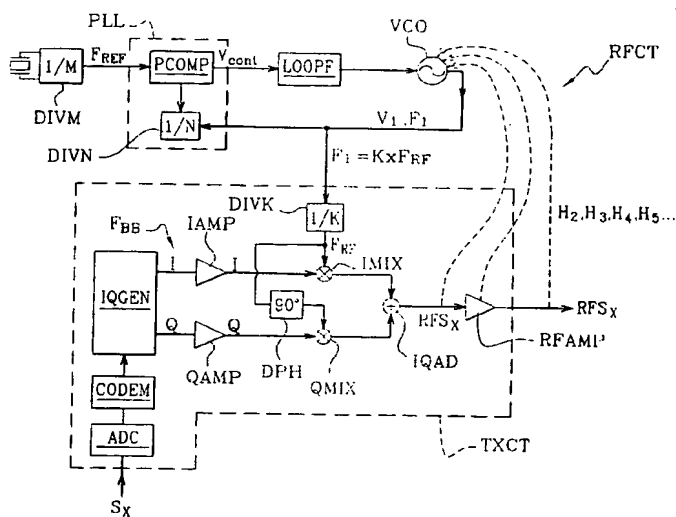
Publiée :

— avec rapport de recherche internationale
— avant l'expiration du délai prévu pour la modification des
revendications, sera republiée si des modifications sont re-
çues

[Suite sur la page suivante]

(54) Title: VOLTAGE-CONTROLLED OSCILLATOR COMPRISING A CIRCUIT FOR COMPENSATING FREQUENCY
PULLING

(54) Titre : OSCILLATEUR CONTROLÉ EN TENSION COMPRENANT UN CIRCUIT DE COMPENSATION DE L'EFFET
D'ENTRAÎNEMENT EN FREQUENCE



(57) Abstract: The invention concerns a method for stabilizing the operation of a voltage-controlled oscillator (VCO) monitored by a phase locked loop (PLL), the voltage-controlled oscillator delivering a RF signal and receiving via at least one disturbance path a frequency harmonics component equal or close to that of the RF signal, capable of disturbing its operation by injection pulling effect. The invention is characterized in that the method comprises a step which consists in injecting into the voltage-controlled oscillator a signal for compensating the injection pulling effect, whereof the phase and amplitude are adjusted to as to neutralize the effects of the disturbance harmonics component. The invention is applicable in particular to IQ phase modulation in radiotelephony.

[Suite sur la page suivante]

WO 2004/038909 A3



(88) Date de publication du rapport de recherche
internationale: 17 juin 2004

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

(57) Abrégé : L'invention concerne un procédé pour stabiliser le fonctionnement d'un oscillateur contrôlé en tension (VCO) piloté par une boucle à verrouillage de phase (PLL), l'oscillateur contrôlé en tension délivrant un signal RF et recevant par l'intermédiaire d'au moins un chemin parasite une composante harmonique de fréquence égale ou proche de celle du signal RF, susceptible de perturber son fonctionnement par effet d'accrochage en fréquence. Selon l'invention, le procédé comprend une étape d'injection dans l'oscillateur contrôlé en tension d'un signal de compensation de l'effet d'accrochage en fréquence, dont la phase et l'amplitude sont ajustées de manière à neutraliser les effets de la composante harmonique parasite. Application notamment aux circuits de modulation de phase IQ en radiotéléphonie.

INTERNATIONAL SEARCH REPORT

PCT/FR 03/03020

A. CLASSIFICATION OF SUBJECT MATTER
 IPC 7 H03B1/04 H03L7/099 H04B7/005

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
 IPC 7 H03B H03L H04B

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data, PAJ, INSPEC

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 5 144 260 A (STRIBLING BRADLEY C ET AL) 1 September 1992 (1992-09-01) cited in the application	1-22
X	abstract column 1, line 8-16 column 1, line 34-68 column 2, line 1-7 column 2, line 19-38 column 3, line 11-44 column 3, line 67,68 column 4, line 1-9 column 4, line 21-68 column 5 column 6 figures 2-5 --- -/-	23-41

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

* Special categories of cited documents:

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- *S* document member of the same patent family

Date of the actual completion of the international search

26 April 2004

Date of mailing of the international search report

07/05/2004

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
 NL - 2280 HV Rijswijk
 Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
 Fax: (+31-70) 340-3016

Authorized officer

GONZALEZ GUTIERREZ, B

INTERNATIONAL SEARCH REPORT

PCT/FR 03/03020

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 6 321 074 B1 (LEMAY NORMAND T) 20 November 2001 (2001-11-20) cited in the application	1-22
A	abstract column 2, line 45-67 column 3, line 1-3 figures 1,2 column 3, line 53-61 column 4, line 7-17 -----	23-41
A	US 6 424 230 B1 (ALTMANN MICHAEL W ET AL) 23 July 2002 (2002-07-23) abstract column 2, line 17-25 claims 1-17 figures 1,6-8 -----	1-41

INTERNATIONAL SEARCH REPORT

Information on patent family members

PCT/FR 03/03020

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 5144260	A	01-09-1992	WO 9306660 A1	01-04-1993
US 6321074	B1	20-11-2001	CA 2298927 A1	18-08-2000
			CA 2298926 A1	18-08-2000
			CA 2298928 A1	18-08-2000
			CA 2298929 A1	18-08-2000
			CA 2298992 A1	18-08-2000
			US 6373236 B1	16-04-2002
			US 6417729 B1	09-07-2002
			US 6297703 B1	02-10-2001
US 6424230	B1	23-07-2002	NONE	

RAPPORT DE RECHERCHE INTERNATIONALE

PCT/FR 03/03020

A. CLASSEMENT DE L'OBJET DE LA DEMANDE CIB 7 H03B1/04 H03L7/099 H04B7/005		
Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB		
B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE Documentation minimale consultée (système de classification suivi des symboles de classement) CIB 7 H03B H03L H04B		
Documentation consultée autre que la documentation minimale dans la mesure où les documents relèvent des domaines sur lesquels a porté la recherche		
Base de données électronique consultée au cours de la recherche internationale ou nom de la base de données, et si réalisable, termes de recherche utilisés) EPO-Internal, WPI Data, PAJ, INSPEC		
C. DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie *	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
Y	US 5 144 260 A (STRIBLING BRADLEY C ET AL) 1 septembre 1992 (1992-09-01) cité dans la demande	1-22
X	abrégé colonne 1, ligne 8-16 colonne 1, ligne 34-68 colonne 2, ligne 1-7 colonne 2, ligne 19-38 colonne 3, ligne 11-44 colonne 3, ligne 67,68 colonne 4, ligne 1-9 colonne 4, ligne 21-68 colonne 5 colonne 6 figures 2-5	23-41
<div style="display: flex; justify-content: space-between;"> <input checked="" type="checkbox"/> Voir la suite du cadre C pour la fin de la liste des documents <input checked="" type="checkbox"/> Les documents de familles de brevets sont indiqués en annexe </div>		
* Catégories spéciales de documents cités:		
<div style="display: flex;"> <div style="width: 50%;"> <p>*A* document définissant l'état général de la technique, non considéré comme particulièrement pertinent</p> <p>*E* document antérieur, mais publié à la date de dépôt international ou après cette date</p> <p>*L* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquées)</p> <p>*O* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens</p> <p>*P* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée</p> </div> <div style="width: 50%;"> <p>*T* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention</p> <p>*X* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément</p> <p>*Y* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive quoiqu'elle document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier</p> <p>*Z* document qui fait partie de la même famille de brevets</p> </div> </div>		
Date à laquelle la recherche internationale a été effectivement achevée		
26 avril 2004		
Date d'expédition du présent rapport de recherche internationale		
07/05/2004		
Nom et adresse postale de l'administration chargée de la recherche internationale		
Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl. Fax: (+31-70) 340-3016		
Fonctionnaire autorisé		
GONZALEZ GUTIER..., B		

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☒ **FADED TEXT OR DRAWING**

☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.